

Copies des N. Feeder Book
(4 dessins)

CERN/TC/IEP 65-5
25.11.1965

Description of fast punch logic for IEP-machines

1. Introduction
2. Puncher
3. Circuit IEP-TC 1
4. Circuit IEP-TC 2
5. Circuit IEP-TC 4
6. Read-out amplifier
7. Circuit IEP-TC 3
8. Teletype amplifier
9. Overall circuit diagram.

1. Introduction

When the track-following process is made automatic, faster tape punching will be necessary. Because of this, a new logic system capable of operating at 63 operations per second has been designed and constructed.

2. Puncher

For the print-out, a teletype puncher, having a punching speed of either 63,3 or 110 operations per second, is used. The teletypes used in conjunction with the IEP-machines, are set to 63,3 o.p.s.

To operate the teletype it is necessary to have a certain pulse-duration (4,5 msec), which has to start 3,48 msec before the top dead center of the perforation mechanism in the teletype.

A schematic diagram of the unit which performs the punching operation is shown in fig. IEP-TC 8, Fig. IEP-TC 9 shows the relative times, at which, pulses etc. performs their function.

In order to obtain the correct timing, there exists in the teletype a magnetic pick-up, which gives a pulse out, the same as the pulse shown for triggering the pulse-shaper PS 1 No. 6 (drawing IEP-TC 10).

3. Circuit IEP-TC 1

This circuit performs four operations.

Operation 1:

"Coup de pédale" (operate foot pedal) which can be performed by one of two methodes:

Method a

Manually, by pushing with the foot a pedal-switch.

Description de la logique de perforation rapide des machines IEP

1. Introduction
2. Perforateur
3. Circuit IEP-TC 1
4. Circuit IEP-TC 2
5. Circuit IEP-TC 4
6. Amplificateur "Read Out"
7. Circuit IEP-TC 3
8. Amplificateur du teletype
9. Schéma de principe.

1. Introduction

Dans l'éventualité de l'utilisation des IEP à une vitesse élevée avec un suivi automatique de la trace, il importe d'avoir un système logique pour 63 opérations par seconde qui est décrit dans le présent rapport.

2. Perforateur

Pour la perforation est utilisé un perforateur télétype qui travaille avec une vitesse de 63,3 ou 110 opérations par seconde. Les télétypes utilisés dans les machines IEP sont réglés pour 63,3 o.p.s.

Pour commander la perforation, il est nécessaire d'avoir une impulsion d'une durée de 4,5 msec, arrivant dans le perforateur 3,48 msec avant le point mort haut du mécanisme de perforation du télétype. Un diagramme schématique de câblage de l'unité qui réalise l'opération de perforation est représenté sur la figure IEP-TC 8. La figure IEP-TC 9 montre les temps relatifs auxquels les impulsions etc. remplissent leurs fonctions.

Pour obtenir une synchronisation correcte, il existe dans le télétype un capteur magnétique, qui donne une impulsion identique à l'impulsion de déclenchement du trigger de Schmitt PS1 No. 6 (dessin IEP-TC 10).

3. Circuit IEP-TC 1

Ce circuit a quatre fonctions.

Fonction 1:

"Coup de pédale" qui est réalisable par deux méthodes:

Méthode a:

En manuel, en poussant un commutateur.

- 2 -

Method b

Automatically, by means of an oscillator.

The output-pulse in IEP-TC 10 from PS1 No. 1 is the manual pulse.

The output-pulse from PS1 No. 2 is the automatic pulse.

Operation 2:

This operation gives a "copy-pulse" which allows the information, presented in the scaler, to be transferred to a memory unit.

The pulse obtained by pressing the foot pedal, triggers two flip-flops (at the same time). Both flip-flops are followed by an "And" gate, and the output of each of the "And" gates, trigger a monostable flip-flop.

The counter impulses arrives to this circuit, where they trigger two monostable, one for x and one for y. Now, if one of this pulses is arriving at the same time as a pedal pulse, the monostable closes the "And" gate to allow the pulse to be registered, and afterwards the pulse from the monostable triggers the copy-monostable. The pulse which the "And" gates are shown on IEP-TC 10, as the output from OS2 Nos 3 and 4.

The outputs from OS2 Nos 2 and 5 are the copy-pulses.

Operation 3:

When the flip-flop FF3 No. 1 is set, it triggers a monostable OS2 No. 1, which gives a pulse out to the type-writer to indicate a "coup de pédale".

Operation 4:

When FF3 No. 2 is set, it triggers another flip-flop, FF3 No. 3, which starts the operation 4, punch out.

The flip-flop opens an "And" gate 2N1 No. 1 to allow the synchronisation-pulses from the teletype to pass through and trigger the scaler consisting of FF3's Nos 4 - 7. The output from these flip-flops are fed into circuit IEP-TC 2.

4. Circuit IEP-TC 2

This circuit gives the timing for the perforation, and in the same circuit there are the type-writer circuit and the two monostables, which give the pulse-duration for the teletype.

A. The timing is given by a diode-matrix consisting of 12 "And" gates, 2N1 Nos 7-18. The first "And" gate allows the change to figure shift (FS) if necessary.

The second "And" gate presents the condition "Open Parentheses" to the "output" circuit.

The "And" gates 3-10 inclusive give a pulse to allow the memory to read out the stored information.

Méthode b:

En automatique, avec une impulsion fournie par un oscillateur.

L'impulsion du schéma IEP-TC 10, marquée "sortie PS1 No. 1" est l'impulsion du fonctionnement en manuel.

L'impulsion du schéma IEP-TC 10, marquée "sortie PS1 No. 2" est l'impulsion de fonctionnement en automatique.

Fonction 2

Cette opération donne une impulsion de "copie", qui permet le transfert de l'information du compteur dans l'unité de mémoire.

L'impulsion obtenue en poussant le commutateur de "coup de pédale", commande deux flip-flops FF3 Nos 1 et 2 (en même temps). Les deux flip-flops sont suivis par une porte "et", et la sortie porte "et" commande un monostable (OS2 No 2 et 5).

Les impulsions de comptage en x et y arrivent dans ce circuit et commandent deux monostables, un pour x (OS2 No. 3) et un pour y (OS2 No. 4).

Maintenant, si une impulsion de compteur arrive en même temps qu'une impulsion de pédale, l'inhibition No 3 ou 4 ferme la porte "et" pour permettre l'enregistrement de l'impulsion dans le compteur avant le transfert, et ensuite la sortie du monostable d'inhibition commande le monostable de transfert (No. 2 ou 5).

Les impulsions qui ferment la porte "et" sont représentées dans le schéma IEP-TC 10, où elles sont marquées "sorties OS2 No. 3 et 4".

Les sorties OS2 No. 2 et 5 dans le schéma sont les impulsions de transfert.

Fonction 3

Quand le flip-flop FF3 No. 1 est commandé, le monostable OS2 No. 1 est commandé par l'impulsion de sortie du flip-flop, et délivre une impulsion pour frapper un "coup de pédale" sur la machine à écrire.

Fonction 4

Quand le flip-flop FF3 No. 2 est commandé, il commande un autre flip-flop FF3 No. 3, qui donne le départ de l'opération 4 (perforation). Le flip-flop No. 3 ouvre une porte "et" 2N1 No. 1, qui permet à l'impulsion de synchronisation du télétype de passer et de commander l'échelle de comptage constituée par les flip-flops FF3 Nos 4 - 7. Les sorties des flip-flops attaquent le circuit IEP-TC 2.

4. Circuit IEP-TC 2

Ce circuit distribue les impulsions du cycle de perforation; dans le même circuit, se trouvent le circuit de machine à écrire, et les monostables qui donnent les durées des impulsions pour le télétype.

A. La distribution des impulsions est donnée par une matrice de diodes constituée de 12 portes "et", 2N1 Nos 7 - 18.

- 3 -

The eleventh "And" gate presents the condition "Close Parenthèses" to the "output" circuit.

The twelfth "And" gate presents a reset pulse to the flip-flops FF3 Nos 3-7, and finishes the "Read-Out" operation started by the "coup de pédale".

The input to the "And" gates are also presented to 3 "OR" gates, 2P1 No 2 and 3P1 Nos 1 and 2. When one of the three "OR" gates is at positive potential, the signal passes an "And" gate, an inverter and another "OR" gate. This signal opens the "And" gate 2N1 No. 6.

To this "And" gate there is presented a synchronisation-impuls, taken from the teletype, after a delay of 10 μ sec. effected by means of OS2 No. 12.

The output from the "And" gate passes three inverters and triggers a monostable OS2 No. 8 (The three inverters are just a question of loading for the Philips-blocks).

The negative pulse from the monostable is fed to the teletype amplifier.

The positive pulse triggers another monostable, whose negative output after passing through an inverter is fed to the "output" circuit.

B. The other part of the IEP-TC 2 is the type-writer circuit.

From the type-writer there are three signals, "a", "b", and "c".

"a" is a signal either for figure shift (FS) or letter shift (LS).

"b" is a signal used to trigger the "Read-Out" circuit.

"c" is a signal, which places the correct code on the manuel matrix.

All three signals arrive at the same time.

Let us as an example describe the writing a letter after a figure.

The flip-flop FF3 No. 8 is placed in position FS.

Now the pulse for LS passes the pulse shaper PS1 No. 8 and sets the flip-flop in other state. The positive output from the flip-flop triggers a monostable OS2 No. 6, which gives a negative pulse out. This pulse is fed to an "And" gate 3N1 No. 1.

At the same time a pulse arrives at PS1 No. 9 and triggers FF3 No. 9, which opens the "And" gate 2N1 No. 4.

The synchronisation-pulses are presented to this "And" gate. The first one arriving after opening the gate passes and sets the flip-flop FF3 No. 10. The negative output from the flip-flop passes "OR" gate 2P1 No. 4 to "And" gate 3N1 No. 1.

The last signal to arrive at this "And" gate is the 10 μ sec delayed synchronisation signal, which can now pass and triggers the monostables OS2 No. 8 and 9.

The negative output from FF3 No. 10 passes, together with the output from OS2 No. 6 to the "And" gate 2N1 No. 5 and presents the condition "S to the "output" circuit.

La première porte "et" permet le changement de LS pour FS si nécessaire.

La deuxième porte "et" place l'information "Ouvrir la Parenthèse" dans le circuit de sortie.

Les portes "et" 3 à 10 incluses donnent chacune une impulsion de lecture des mémoires.

La onzième porte "et" place l'information "Fermer la Parenthèse" dans le circuit de sortie.

La deuxième porte "et" place une impulsion de remise à zéro dans les flip-flops FF3 Nos 3-7, et termine le cycle de perforation commencé par le "coup de pédale".

Les sorties des flip-flops FF3 Nos. 4-7 attaquent aussi les trois portes "ou", 2P1 No. 2 et 3P1 Nos 1 et 2. Quand la sortie d'une des trois portes "ou" passe d'un potentiel négatif à un potentiel nul, ce signal passe une porte "et", un inverseur et une autre porte "ou". Ce signal ouvre la porte "et" 2N1 No. 6.

A cette porte "et", se présente une impulsion de synchronisation fournie par le télétype et avec un retard de 10 μ sec donné par le monostable OS2 No. 12.

La sortie de la porte "et" traverse trois inverseurs et commande un monostable OS2 No. 8. (Les trois inverseurs ne sont nécessaires que pour une question de charge des blocs Philips).

L'impulsion négative du monostable attaque l'amplificateur télétype.

L'impulsion positive commande un autre monostable, dont l'impulsion négative de sortie, après passage par un inverseur, attaque le circuit de sortie pour le télétype.

B. L'autre partie du schéma IEP-TC 2 est le circuit de machine à écrire.

La machine à écrire fournit trois sortes de signaux, "a", "b", et "c".

"a" est un signal pour FS ou LS.

"b" est un signal de commande du circuit de sortie.

"c" est un signal qui place l'information correcte dans la "matrice manuelle".

Les trois signaux arrivent tous en même temps. Prenons comme exemple un signal "lettre" arrivant après un signal "figure".

Le flip-flop FF3 No. 8 est placé en position FS.

Maintenant, une impulsion de LS passe à travers le trigger de Schmitt PS1 No. 8 et place le flip-flop dans l'autre position. La sortie positive du flip-flop commande le monostable OS2 No. 6, qui donne une impulsion négative. Cette impulsion attaque une porte "et" 3N1 No. 1

En même temps, une impulsion entre dans PS1 No. 9 et commande le flip-flop FF3 No. 9 qui ouvre la porte "et" No. 4.

Les impulsions de synchronisation attaquent aussi cette porte "et". La première qui arrive après l'ouverture de la porte passe et commande le flip-flop FF3 No. 10. La sortie négative du flip-flop passe la porte "ou" 2P1 No. 4 et attaque la porte "et" 3N1 No. 1.

Le dernier signal arrivant dans cette porte "et" est le signal de synchronisation

The second synchronisation pulse from the teletype now passes the "And" gate 2N1 No. 4 and resets FF3 No. 10. The flip-flop resets FF3 No. 9 with the positive going edge and the "And" gate is closed.

The negative going signal sets in motion the read-out operation from the manual matrix, and triggers also a monostable OS2 No. 10. This opens "And" gate 2N1 No. 6, which triggers in the same way as the "coup de pédale" the two monostables OS2 Nos 8 and 9.

Flip-flop FF3 No. 8 is now fixed in position LS, and no more LS informations will show up unless changed first to FS. A special connection exists from the x-copy pulse to insure the FS state before a "coup de pédale".

5. Circuit IEP-TC 4

This circuit only gives the signal to the read-out amplifier. At the same time the output - signals are fed through an "OR" gate and an inverter to the "Read-out" circuit.

6. Read-out amplifier

The circuit is shown on the schematic diagram IEP-14. During the positive input-time the capacitor of 4,4 μ F is charged to -6V. When now the input is changed to negative, the capacitor is discharged and if an information is placed on the memory, an output pulse is obtained.

The pulse to the memory is shown on the schematic diagram IEP-TC 10 marked "Output Read-Out Amplifier".

7. Circuit IEP-TC 3

This is the output circuit.

Firstly the "coup de pédale" operation will be explained.

First operation is FS, which has no effect in this circuit, since it is only a feed-pulse for the teletype.

Second operation is "Open Parenthesis". To this is placed a negative pulse of approximately 15,8 msec on the two "OR" gates 3P1 Nos 3 and 5. This places a negative level on the "And" gates 2N1 Nos 19 and 21 through the inverters IAL Nos 8 and 10. A negative pulse of 4,5 msec now goes to the "And" gates from the monostable OS2 No. 9 which passes the gate and triggers the teletype.

retardé de 10 μ sec, qui passe la porte et commande les monostables OS2 Nos 8 et 9.

La sortie négative du flip-flop FF3 No. 10 passe, avec la sortie de OS2 No. 6, la porte "et" 2N1 No. 5 et place l'information LS dans le circuit de sortie.

La deuxième impulsion de synchronisation passe maintenant la porte "et" 2N1 No. 4 et remet le flip-flop FF3 No. 10 à zéro. Le flip-flop FF3 No. 9 est remis à zéro par le flanc positive de l'impulsion de sortie du flip-flop FF3 No. 10 et ferme la porte "et". Le flanc négatif de FF3 No. 10 fait démarrer l'opération de lecture de la matrice manuelle, et commande aussi un monostable OS2 No. 10. Ce monostable ouvre la porte "et" 2N1 No. 6, qui commande les deux monostables OS2 No. 8 et 9 de la même façon que les commande le "coup de pédale".

Le flip-flop FF3 No. 8 est basculé par la première impulsion de LS et n'est rebasculé que par la première impulsion de FS.

Une connexion spéciale, venue du circuit de transfert x, assure le changement en FS avant un "coup de pédale".

5. Circuit IEP-TC 4

Ce circuit donne les signaux pour l'amplificateur de lecture. En même temps, les signaux de sortie passent une porte "ou", un inverseur et attaque le circuit de sortie.

6. Amplificateur de lecture

Ce circuit est représenté par le diagramme schématique IEP-14. Avec l'entrée positive, la capacité de 4,4 μ F est chargée à -6V. Si, maintenant, l'entrée devient négative, la capacité est déchargée, et si une information est placée dans la mémoire, on obtient une impulsion de sortie.

7. Circuit IEP-TC 3

Ce circuit est le circuit de sortie.

D'abord expliquons l'opération "coup de pédale".

La première opération est FS, qui est sans effet, puisque ce n'est qu'une impulsion d'avance de bande pour le télétype.

La deuxième opération est "Ouvrir la parenthèse". Pour cela, une impulsion négative de 16 msec est appliquée aux deux portes "ou" 3P1 No. 3 et 5. Cette information place un niveau négatif sur les portes "et" 2N1 Nos 19 et 21 à travers les inverseurs IAL No. 8 et 10. Les inverseurs IAL Nos 8 - 12 sont deux inverseurs en cascade. Une impulsion négative de 4,5 msec arrive sur les portes venant du monostable OS2 No. 9, puis passe la porte et commande le télétype.

- 5 -

Next operation is lecture from memory.

Until now the flip-flops FF3 Nos 11 - 15 have been held in a fixed position with a negative voltage arriving from circuit IEP-TC 4. This is now changed to zero, and the flip-flops can work normally. If a pulse is arriving from the memory the flip-flops are set. They place a negative level on the "And" gates, the pulse from the OS2 No. 9 passes and triggers the teletype. When the pulse from the monostable goes negative, the flip-flops are reset and ready for the second memory column. Now the same operation is repeated. After 8 operations the level from circuit IEP-TC 4 is rechanged to negative and the flip-flops are fixed in the reset position.

The last operation in "coup de pédale" is "Close Parenthesis". For this a negative pulse of 15,8 msec is presented to the "OR" gates 3P1 Nos 4 and 5, and this makes the pulse from OS2 No. 9 pass to the teletype.

The other operation is "Writing with the type-writer".

First operation: typing a letter after a figure.

For LS a negative pulse is presented to the "OR" gates 3P1 Nos 3, 4, 6 and 7. This pulse allows the pulse from OS2 No. 9 to pass to the type-writer.

After this the negative voltage is removed from the flip-flops, and a pulse arrives from the manuel matrix, to the flip-flops corresponding to the code for the letter. The negative output from the flip-flops allow the pulse from OS2 No. 9 to pass to the teletype, and the negative edge of this pulse resets the flip-flops 15,8 msec after the pulse arriving from the manuel matrix, the flip-flops are fixed in the reset position.

The other type-writer operation is "Typing a figure" after a letter. Under the first part of the operation only a feed-pulse is applied to the amplifier, and after that the operation is the same as for a letter.

8. Teletype amplifier

The capacitor at the input is normally charged so that the base of the transistor ASY 75 is negative with respect to the emitter and the transistor is NON-conducting. Under this condition +6V are placed on the base of transistor ASZ 18 placing this in the NON-conducting state.

When now a positive pulse arrives to the capacitor, this will discharge through the 27K resistance, causing the transistor ASY 75 to conduct, so that a negative level is placed on the base of the ASZ 18, sufficient to let 1 Amp. pass the transistor. This current activates the coil in the teletype and a hole is punched in the tape or a feed carried out. The schematic diagram IEP-TC shows the power supply for the amplifier.

- 5 -

La troisième opération est la lecture des mémoires.

Jusqu'à maintenant les flip-flops FF3 Nos 11 - 15 ont été maintenus dans une position fixe par une tension négative fournie par le circuit IEP-TC 4. Maintenant, cette tension est ramenée à zéro et il est possible, pour les flip-flops, de travailler normalement. Si une impulsion arrive d'une mémoire, le flip-flop correspondant est basculé. Les flip-flops basculés placent un niveau négatif sur les portes "et", l'impulsion du monostable OS2.No. 9 passe les portes et commande les amplificateurs correspondant du télétype. Quand le monostable OS2 No. 9 revient au repos, il commande la remise à zéro des flip-flops qui sont ainsi prêts pour le second rang de mémoires. Après 8 opérations, le niveau de sortie du circuit devient négatif, et les flip-flops sont maintenus dans la position rebasculée.

La dernière opération dans le cycle de "coup de pédale" est "Fermer la Parenthèse", qui place un niveau négatif sur les portes "ou" 3P1 Nos 4 et 5, et l'impulsion de sortie de l'OS2 No. 9 passe la porte "et" et commande le télétype.

L'autre opération importante est d'écrire dans la machine à écrire.

Première opération: écrire une "lettre" après une "figure".

Pour LS une impulsion négative est placée sur les portes "ou" 3P1 Nos 3, 4, 6 et 7. Cette impulsion permet à l'impulsion de sortie de l'OS2 No. 9 de passer et de commander le télétype.

Après 15,8 msec les flip-flops sont remis à zéro.

L'autre opération de la machine à écrire est d'écrire une "figure" après une "lettre". Le FS est sans effet sur le circuit, et ensuite le fonctionnement est le même que le fonctionnement pour une "lettre".

8. Amplificateur du télétype

La capacité de l'entrée est normalement chargée de sorte que la base du transistor ASY 75 (NPN) soit négative par rapport à l'émetteur, et le transistor est bloqué. Dans ces conditions, +6V est placé sur la base du transistor ASZ 18, et ce transistor est aussi bloqué.

Quand une impulsion positive arrive, elle est appliquée par la capacité à la résistance de 1,2 K Ω , d'où naissance d'une impulsion positive de courant dans la base de ASY 75 qui se sature. Ce faisant, il débloque ASZ 18 qui sature aussi avec un courant de collecteur de 1 Ampère. Ce courant commande une bobine du télétype pour la perforation ou l'avance de bande.

9. Overall diagram

This is schematic diagram IEP-TC 6. All numbers of blocks in this description are referring to block-numbers on this schematic diagram.

H. Frederiksen

9. Schéma de principe

C'est le diagramme schématique IEP-TC 6. Tous les numéros des blocs, dans cette description se réfèrent à ce schéma.

H. Frederiksen

- 7 -

No output to teletype	- Check synchronisation-signal
	- check power-supply for amplifier
	- check pedale
No "coup de pédale"	- check FF3 No. 2
	- check FF3 No. 3
	- check synchro signal after 2N1 No. 2
	- check scaler
	- check output from diode matrix
	- check circuit commanding OS2 No. 8 and 9
No output in "coup de pédale" in x or " or both	- check copy
	- check on 2N1 Nos 19 - 23
No output from type writer	- check contacts in machine
	- check input to FF3 No. 9
With LS or FS - no lecture	- check OS2 No. 10
	- check signal to Read-Out amplifier
No LS or FS - but lecture	- check signaltrand output from OS2 Nos 6 and 7
Less than 8 informations	- check output from scaler and diode matrix
Teletype works all alone	- check output from diode matrix and corres- ponding flip-flop
One hole shows up all the time	- check corresponding flip-flop FF3 Nos 11 - 15
One hole never shows up	- check output from memory
	- check corresponding flip-flop
	- check output from corresponding and-gate
	- check input and output corresponding amplifier
No output in one column in x or y	- check RO amplifier
	- check the memories

- 7 -

Vérifier et tester:

Pas de sortie du télétype

- le signal de synchronisation
- l'alimentation de l'amplificateur

Pas de "coup de pédale"

- la pédale
- le FF3 No. 2
- le FF3 No. 3
- le signal de synchro après 2N1 No. 2
- le compteur
- la sortie de la matrice de diodes
- le circuit de commande de OS2 No. 8 et OS2 No.9

Dans le "coup de pédale" pas de sortie en x ou en y, ou les deux

- l'impulsion de copie
- les portes 2N1 No. 19 à 23

Pas de sortie de la machine à écrire

- les contacts dans la machine
- l'entrée du FF3 No.9

Avec FS ou LS, sans caractère

- l'OS2 No. 10
- le signal de l'amplificateur RO

Sans FS ou LS, avec un caractère

- le signal d'entrée et de sortie des OS2 No. 6 et 7

Moins de 8 informations

- la sortie du compteur et de la matrice de diodes

Le télétype fonctionne tout seul

- la sortie de la matrice de diodes et les flip-flops correspondant

Un trou sort tout le temps

- le flip-flop correspondant de FF3 No. 11 à 15

Un trou ne sort jamais

- la sortie de la mémoire
- le flip-flop correspondant
- la sortie de la porte "et" relative à ce trou
- l'entrée et la sortie de l'amplificateur correspondant

Une rangée ne sort pas en x ou y

- l'amplificateur RO correspondant
- les mémoires correspondantes