

INTEGRATEUR DE SIGNAUX RAPIDES BIPOLAIRES
A PORTE INCORPOREE

J. Durand

RESUME

Cette note décrit les résultats obtenus et les moyens utilisés lors du développement d'un intégrateur à porte incorporée (D.MOS), d'une précision de 10 bits (+ 1 LSB) sur une dynamique de 40 décibels, compatible avec les signaux des stations pick-up de la ligne de transfert PSB-PS et du CODD, ainsi qu'avec l'interface du nouveau système de contrôle.

Une évaluation précise des performances de ce module, comportant 3 canaux identiques, a pu être réalisée grâce à un banc de mesure centré autour d'un microprocesseur 8 bits (KIT MOTOROLA MEK 6800 D2).

1. INTRODUCTION

Le codage, sous forme digitale, des signaux de stations pick-up (ligne de transfert PSB-PS et CODD), avec une précision accrue, est à l'origine de ce développement. Les facteurs suivants justifient une telle réalisation, entre autres :

- a) Augmentation de la dynamique requise pour les nouvelles stations pick-up côté PSB, ces dernières possédant un pas de commutation de sensibilité plus important (facteur 5, opération en PPM).
- b) Etude intéressante également le CODD, la dynamique à couvrir étant équivalente.

En effet : Considérons le cas idéal d'un paquet accéléré entre 3 et 9,5 MHz, et dont la densité de charge linéaire reste constante. Les dimensions physiques de la station pick-up étant finie, la durée du signal couplé aux électrodes sera trois fois plus courte à 9 qu'à 3 MHz, le paquet défilant alors trois fois plus vite. La valeur moyenne du signal, par tour, reste elle inchangée et proportionnelle au nombre de particules présentes dans la machine (1).

A remarquer néanmoins :

- Ceci n'a d'influence que dans le cas d'une mesure par processus d'intégration et non lors d'une détection crête, comme dans le CODD actuellement.
- La longueur de la station pick-up a certainement une influence (effet de pénétration du paquet entre les électrodes).
- Dans le cas d'un "BUNCHING" longitudinal sans perte, la valeur moyenne reste également constante. Les déviations par rapport aux valeurs réelles devraient être principalement imputées aux limitations de bande passante dans le système station pick-up plus transmission, ainsi que dans l'intégrateur (étage d'entrée principalement).

Il sera donc possible de définir, à première approximation, la dynamique requise pour le CODD comme suit : sensibilité (facteur 2) x modulation par la vitesse (facteur 3) : un facteur global de 6.

L'intervalle minimum entre chaque mesure est fixé à 3 ms.

- c) Dans le cas de mesure de la position d'un paquet incliné, donnant un signal bipolaire en sortie de station pick-up, l'intégrateur indiquera la position du centre de masse du paquet et ne produira pas un signal d'erreur comme actuellement dans le CODD.
- d) Interface du nouveau système de contrôle, acceptant, de préférence, une tension analogique "mémorisée" à un créneau temporel (scanning ADC). Une première évaluation (2) avait été précédemment menée à bien. Il avait été, alors, mentionné d'autres possibilités, et en particulier l'utilisation d'une intégration sur deux capacités.

2. EVALUATION D'UN INTEGRATEUR "RESONNANT"

L'idée de départ est le circuit PS.EW 843 A, développé par S. Battisti, et adapté aux besoins de notre application (figure 1). Le fonctionnement d'un tel circuit peut se décomposer en deux temps :

- a) L'interrupteur "FET" se ferme, la charge présente à l'entrée est transférée sur C_1 (100 + 5 nF), puis C_2 (150 pF) par l'intermédiaire d'une amplification.
- b) La charge stockée en C_2 (150 pF) provoque une oscillation amortie de forme cosinus (réseau en T), (figure 2). L'intérêt d'un tel circuit réside surtout dans la possibilité de convertir directement sur le plateau (ADC), au départ de l'oscillation (absence d'échantillonneur bloqué).

Cette possibilité est-elle compatible avec les applications envisagées?

1. Cas de la ligne de transfert PSB-PS : Le scanning ADC doit traiter 42 données et tout doit être terminé 300 μ s après le déclenchement de la mesure (3).
2. Cas du CODD : Nous sommes en présence de 40 stations pick-up + 8 en recouvrement, chacune délivrant 3 signaux (somme, radial, vertical) soit $48 \times 3 = 144$ signaux à traiter. 9 multiplexeurs à 16 entrées sont nécessaires.

Si n = nombre de multiplexeurs utilisés, le temps moyen d'acquisition pour le scanning ADC sera :

$$(5 + n \cdot 0,8) = 12,2 \mu\text{s} \quad (4)$$

Le temps moyen d'acquisition pour une orbite fermée sera :

$$12,2 \times 144 = 1,7568 \text{ ms}$$

Compte tenu de la durée de ces deux acquisitions, il semblait difficile de se passer d'échantillonneur bloqué. Ce circuit a cependant été évalué, l'appareillage disponible à l'époque ne permettant qu'une précision limitée.

- Oscilloscope 647

tiroir différentiel 10A1 soit :

déflexion maximum 1 mV (BW > 35 MHz)

input crosstalk ≤ 10 mV ou $\leq 1\%$

DC thermal drift $\leq 0,5$ mV / $^{\circ}$ C

CMR DC - 1 MHz $\geq 10000:1$

moniteur de tension de comparaison : VTM 3½ digits.

- Pulse generator Hewlett Packard 8004 + filtre Bessel

- Atténuateurs Hewlett Packard 8494G - 8495G.

Il a été mis en évidence que si l'oscillation (f cosinus) ne permettait pas de se passer d'échantillonneur bloqué pour les applications envisagées, il était, par contre, très difficile de faire une remise à zéro et d'autoriser un intervalle

minimum de 3 ms entre chaque mesure.

3. DESCRIPTION DU CIRCUIT REALISE (figure 3)

Le choix définitif sera donc l'utilisation d'une intégration sur deux capacités. Le circuit de base se décompose comme suit:

- a) étage tampon d'entrée
- b) porte D.MOS et compensation de transitoires
- c) commande de porte
- d) intégrateur
- e) post-amplification
- f) échantillonneur bloqué

Chaque tiroir comporte 3 canaux identiques, permettant de traiter simultanément les signaux somme, radial, vertical d'une même station pick-up. On peut s'attendre à une meilleure homogénéité des performances à l'intérieur d'un même module et éliminer également la commutation radial/vertical et ses inconvénients. Cette configuration a été rendue possible grâce à la disponibilité d'une place suffisante à l'intérieur du tiroir. Pour des raisons de flexibilité et d'adaptation d'impédance (signaux ECL 10000), les commandes de porte des 3 canaux sont totalement indépendantes et laissent toute liberté quant à l'utilisation envisagée.

- a) Etage tampon d'entrée LH0033CG (BW = 100 MHz) procurant un isolement entre le signal d'entrée et la porte D.MOS. Il représente surtout une impédance définie pour les transitoires de commutation de la porte D.MOS (réglages de compensation de transitoires). En outre, le niveau de ces transitoires ramenées à l'entrée se situe alors à une valeur acceptable (2 mV crête à crête) (figure 4 bis). La difficulté principale réside dans la précision et la stabilité du réglage d'offset de cet étage (25 microvolts/°C pour LH0033CG, ± 100 PPM/°C pour le potentiomètre 100 ohms 22 tours). Tout offset à ce niveau sera vu par l'intégrateur comme un signal présent à l'entrée et variable en fonction de la largeur de porte.

b) Porte D.MOS SD210E et compensation de transitoires

De faibles capacités parasites, une résistance RDS (ON) d'environ 30 ohms, une grande isolation entrée sortie, des temps de commutation inférieurs à la nanoseconde font du D.MOS FET un élément de choix pour la réalisation de porte rapide à faible niveau (5, 6). D'inévitables transitoires de commutation apparaissent avec la commande de porte (± 6 volts). Certaines précautions prises au niveau du circuit imprimé (capacités parasites minimisées, liaisons blindées, utilisation de condensateurs "chip") permettent de les réduire fortement. Les transitoires dissymétriques résiduels (figure 4) vont être annulés par une charge créée artificiellement et de signe opposée (one shot 10102), et synchronisé au signal de commande de porte (figure 5).

c) Commande de porte

Le déclenchement de cette commande est au standard ECL 10000, terminé sur 50 ohms (-2 volts). Ce signal est transformé au standard TTL (10125) puis en une impulsion $\pm 6V$ (DS 0026) ($T_R, T_F \leq 10$ ns) (figures 6 - 7) interconnectée à la gate du D.MOS FET par une courte liaison coaxiale. Le délai entre le connecteur GATE et le D.MOS FET est de 16 ns (typique). En absence de commande de porte (connecteur GATE libre), le D.MOS FET est bloqué.

d) Le circuit intégrateur est équipé d'un amplificateur opérationnel à effet de champ LF356 (faible bruit, faible dérive DC). Le gain de cet étage est principalement déterminé par le rapport des capacités (3,3 nF/200 pF). Ce gain a été volontairement limité afin d'optimiser les performances du module (monotonicité). La décharge s'effectue à l'aide d'une résistance de 1 M Ω . On assure ainsi un retour à une valeur nulle avant la prochaine mesure. Rappelons que l'intervalle minimum entre chaque mesure a été défini égal à 3 ms (figures 8 et 9).

e) Post-amplification

Afin d'amener sur l'entrée de l'échantillonneur bloqué une tension de 2,5 volts correspondant à une charge maximum à l'entrée du circuit (paquet de 60 ns, 1,5 volt), une amplification supplémentaire est indispensable (LF356). Le gain y est réglable (4 à 9) et permet de compenser les dispersions de caractéristiques dans les LH0033CG, SD210E, ainsi que les variations de "timing" au niveau de la commande de l'échantillonneur bloqué (one shot 74LS123). On limite ainsi les opérations d'appariement, toujours contraignantes, en rendant l'entretien plus aisé. La distribution du gain entre l'intégrateur et la post-amplification a été adoptée après de nombreuses mesures "multiples" (déviations standard), effectuées à l'aide du système microprocesseur. A noter que les découplages et la disposition des éléments ont été particulièrement soignés afin d'éviter tout effet de couplage parasite dans et entre chaque section du module. Aucune interaction entre canaux ne peut être observée sous une précision de 11 bits + signe.

f) Echantillonneur bloqué et commande associée

L'acquisition de la tension intégrée, correspondant au signal d'entrée, est réalisée par un S/H LF298H, dont les performances sont compatibles avec l'ensemble du circuit. Le signal de commande de porte, retardé de 6 μ s (74LS123), permet de déclencher l'acquisition sur la partie la plus plate du signal intégré (figure 10). Le circuit LF298H possède deux réglages à zéro l'un statique, l'autre dynamique. La vitesse des fronts des signaux de commande a été diminuée (circuits RC 100 Ω , 470 pF), comme compromis entre le réglage de zéro AC et la précision de l'acquisition (ouverture time). Des condensateurs au polystyrène équipent cet étage, ainsi que l'intégrateur, et ce pour des raisons d'hystérésis et de coefficient de température.

La définition du circuit de sortie, pour cet étage, a été pensée principalement en vue de l'interconnexion avec l'interface du nouveau système de contrôle (câbles entre intégrateur et interface, scanning ADC). Cette interconnexion représente une

charge, extérieure au module, estimée à plusieurs mégohms et 500 pf environ (7). La composante capacitive provoque l'entrée en oscillation de l'échantillonneur bloqué (sortie en collecteur commun). La solution adoptée est d'une part 100 Ω série (isolement vers les capacités extérieures), d'autre part 10 K Ω parallèle, compatible avec le courant de sortie du LF298H. Ces deux éléments sont implantés à l'intérieur même du module. Différentes simulations ont été effectuées en mesures multiples. On constate une diminution du gain de 1% (division résistive), facilement compensée par une augmentation adéquate du gain au niveau post-amplification. Il est, par contre, souhaitable de limiter, dans la mesure du possible, la capacité parasite extérieure (retard additionnel situé entre le déclenchement de la mesure et la première acquisition).

4. MOYENS DE MESURE

But

L'objectif même de ces mesures est de vérifier les conditions de linéarité intégrale et différentielle dans chaque module, en simulant le plus fidèlement possible les conditions rencontrées dans la machine.

Moyens éventuellement utilisables

a) Générateur d'impulsion de précision genre Berkeley Nucleonics Corp.

Il n'a pas été possible de trouver dans cette gamme d'instruments une unité capable de simuler totalement un paquet (ex. $T_R \neq T_f$, durée du plateau).

b) Décharge capacitive

Cette technique consiste à charger une capacité à l'aide d'un DAC. Cette opération effectuée, on déclenche la décharge vers le circuit à tester à l'aide d'un "interrupteur parfait". L'inconvénient majeur est la forme du signal generé ainsi que l'éventuelle lenteur de l'opération de charge (isolement entre le DAC et le circuit à tester).

c) DAC rapide

Cette solution, séduisante à de nombreux égards, n'a pas été adoptée pour les raisons suivantes :

- impossibilité de trouver courant 1978 un DAC 10 bits 15 ns,
- si depuis, il semble possible de trouver de tels circuits (ex HDS-1015E computer LABS), l'obtention d'un signal bipolaire $\pm 1,5$ V sur 50 ohms ne semble pas réalisable sans un gain additionnel (dégradation de performances?),
- la définition précise du temps d'établissement par le constructeur laisse, à l'utilisateur d'un tel circuit, le soin d'évaluer la conservation des performances au niveau de la surface du signal contenu dans le dépassement.

d) Atténuateur de précision et générateur de paquet

Il s'agit de la solution adoptée en dernier lieu. L'emploi d'un atténuateur de la classe du DPVP Rohde & Schwarz permet d'aborder de telles mesures avec une réelle confiance. Sa table de calibration spécifiée à 10^{-3} dB, sera codée en Hexadécimal et utilisée par le microprocesseur, pour les mesures multiples. La possibilité de le programmer extérieurement sera également appréciée.

Restait à réaliser un générateur de paquet stable et possédant un niveau de bruit faible. En effet, des mesures de dispersions (figure 12) (200 coups par mesure) effectuées en injectant ou non 10 mV de bruit (principalement thermique et observé entre DC et 500 MHz), à l'entrée de l'intégrateur, montrent que si la valeur moyenne reste quasi constante, la déviation standard, elle, a presque doublé. Un tel générateur a donc été développé (figure 13).

Il délivre :

- 1) 3 signaux de commande de porte ECL 10000 dont la durée est précisément déterminée par une ligne à retard (coaxial)
- 2) 2 impulsions bipolaires précises, attaquant alternativement un filtre BESSEL ($n = 5$) par l'intermédiaire d'un étage LH0063CK (6000 volts/microseconde). On obtient une simulation excellente des paquets, une bonne stabilité de l'ensemble, un niveau de bruit négligeable, n'augmentant pas artificiellement les valeurs de déviation standard, lors de mesures multiples. La largeur du paquet simulé est fixé à 60 ns, celle de la porte au double soit 120 ns. L'amplitude de sortie, réglable sur les deux polarités, est fixée à 1,5 volt. Le signal positif est pris comme référence. Le changement des lignes à retard et du filtre BESSEL permettent d'effectuer des mesures pour d'autres valeurs (ex. T BUNCH = 30 ns).

5. SYSTEME MICROPROCESSEUR ET ANNEXES

a) Matériel

- Le système microprocesseur proprement dit est composé comme suit:
KIT MOTOROLA MEK 6800 D2 (RAM 512 bytes)
Moniteur MINIBUG 3E
Texas instrument SILENT 700 + interface boucle de courant
20 milliampères (figure 14)
Désassembleur 1 x EPROM (8).
- Un tiroir de test a également été réalisé. Il comporte :
 - 1) Un "Timer" NE555, constituant la base de temps pour déclencher le test (au choix 3 millisecondes, 1 seconde, ou trigger software).
 - 2) Un ADC BURR-BROWN 12 bits type ADC 84 KG-12.
 - 3) 2 One-shots 74LS123 pour les différents "timing" et en particulier utile pour porter la largeur de l'impulsion status (fin de conversion) de l'ADC à 40 μ s (compatibilité avec la boucle d'attente du MPU).

- 4) 2 sorties trigger, l'une pour l'observation, l'autre pour le générateur de paquet.
- 5) Un décodage binaire/BCD (74185) et un display (HP5082 - 7300)

b) Logiciel

Définition du problème : donner une représentation graphique avec indication numérique d'une mesure "multiple" (200 coups) effectuée selon la séquence suivante :

+0 dB, +6 dB, +12 dB, +18 dB, +24 dB, +30 dB, +36 dB, +40 dB
Zéro.

-0 dB, -6 dB, -12 dB, -18 dB, -24 dB, -30 dB, -36 dB, -40 dB
pleine échelle positive 0047 (+ 1,5 V, 60 ns).

zéro 2047

pleine échelle négative 4047 (- 1,5 V, 60 ns).

Chaque mesure (200 coups) a la représentation suivante (figure 15).

XXX nombre de coups situés à +8 de la valeur nominale

XXX idem +7 idem

XXX idem +6 idem

XXX idem +5 idem

XXX idem +4 idem

XXX idem +3 idem

XXX idem +2 idem

XXX idem +1 idem

XXX nombre de coups situés à la valeur nominale

XXX nombre de coups situés à -1 de la valeur nominale

XXX idem -2 idem

XXX idem -3 idem

XXX idem -4 idem

XXX idem -5 idem

XXX idem -6 idem

XXX idem -7 idem

XXX idem -8 idem

XXX nombre de coups situés hors de la table.

Le nombre de coups tombant sur une position pouvant être au maximum de 200, le programme compressera ce nombre à 70 mais imprimera auparavant la valeur décimale correspondante. La table comporte donc 289 valeurs, codées en hexadécimal, et placées dans l'espace mémoire \$6000 - \$6220. L'ensemble du programme se décompose en trois parties principales.

- 1) BUNCH DISP +BIN/BCD (8) + MOVEIT (9) + CROSS PROG (figures 16 et 17).
- 2) Une routine de gestion pour 1) (figure 18.0, 18.1, 18.2).
- 3) Une routine de gestion pour atténuateur et 2) (figure 19).

Cette situation paradoxale à première vue, est due principalement à l'amélioration progressive des connaissances côté micro-processeur, à l'augmentation des moyens de mesure (DPVP), à l'évolution même des résultats obtenus lors du développement.

La possibilité d'utiliser un BASIC étendu (figure 20) a permis d'obtenir, pour chaque module (ligne de transfert PSB-PS), un graphique de caractéristiques avec calcul de la valeur moyenne et déviation standard (figure 21). La précision du graphique obtenue sur SILENT 700 est directement liée à la définition de la fonction TAB.

Perspectives d'avenir

18 modules viennent d'être testés avec succès ce qui représente 15606 données (1 à 3 chiffres) chargées manuellement, par le clavier du TTY! Fonctions DATA-READ). L'emploi de la fonction USER (liaison entre BASIC et langage machine) sera probablement exploitée pour les modules restant à tester (pour le CODD par exemple), et permettra ainsi une augmentation de la rapidité et de la précision des mesures de calibration.

6. PERFORMANCES

1. INPUT 51 ohms (2% DC)
coefficient de réflexion à l'entrée (figure 11).
2. Transitoires à l'entrée (2 mV crête à crête, typique) (figure 4 bis).
3. Bande passante de l'étage d'entrée LH0033CG. 100 MHz (1 V RMS).
4. Pleine échelle en sortie : $\pm 2,5$ V pour paquet de 60 ns et $\pm 1,5$ V.
5. Calibration entre pleine échelle positive et négative : meilleure que 1%.
6. Linéarité intégrale et différentielle, minimum 10 bits (± 1 LSB) sur une dynamique de 40 décibels.
7. Commande de porte au standard ECL 10000
logique 0 = gate OFF
logique 1 = gate ON
8. Retard entre commande du porte et gate du D.MOS : typique 16 ns.
9. Retard entre Lemo "INPUT" et D.MOS FET : typique 5 ns.
10. Trigger échantillonneur bloqué : environ 6 μ s après commande de porte.
11. Alimentations +6 V 280 mA
 -6 V 400 mA
 +12 V 45 mA
 -12 V 45 mA.
12. Présentation : tiroir CIM 5U 2/25.

7. REMERCIEMENTS

Je voudrais remercier ici Monsieur E. Schulte pour son soutien, les conseils dont il m'a fait profiter tout au long de ce développement, ainsi que les critiques constructives formulées, lors de la lecture du manuscrit. Mes remerciements vont également aux professeurs du cours microprocesseur de la division, et en particulier à Messieurs B. Frammery et J.P. Rinaud pour l'assistance permanente qu'ils m'ont procuré. Je tiens également à remercier Monsieur Cloye qui s'est chargé de la fabrication de masse.

REFERENCES

1. Communication personnelle, E. Schulte.
2. "Proposition pour un système de digitalisation des signaux des pick-up de la ligne de transfert PSB-PS", E. Schulte, J. Durand, PS/CCI/Note 77-30, 20.12.1977.
3. "Control interface layout of PSB - beam measurement systems", S. Battisti, W. Heinze, PS/CO/Note 79-20.
4. Interface Handbook (pre-release) 8.12.1977.
5. "D.MOS transistor for microwave applications", H.I. Sigg, G. Vendelin, T.P. Cauge, J. Kocsis, IEEE Transactions of electron devices, Vol. ED-18, No. 1, January 1972.
6. New Electronics, D.J. Downing, P.T. Johnson, Vol. 9, No. 20, 19.10.1976.
7. Communication personnelle, S. Battisti.
8. Communication personnelle, B. Frammery.
9. "SCELBI "6800" Software gourmet guide and cook book", R. Findley.

Distribution: (Ouverte)

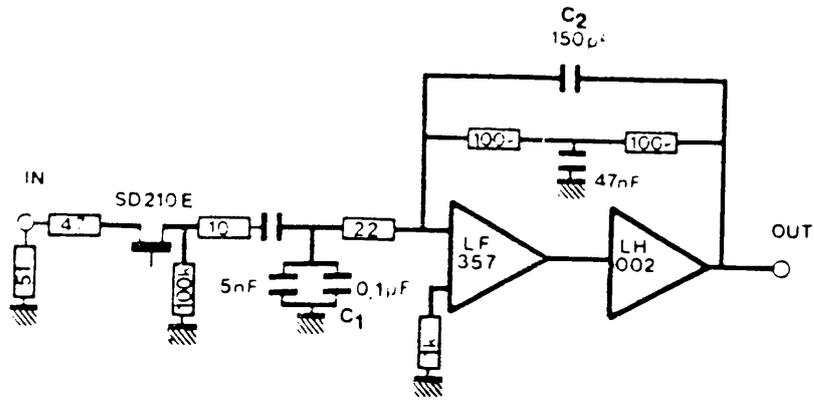


FIG-1 INTEGRATEUR RESONANT

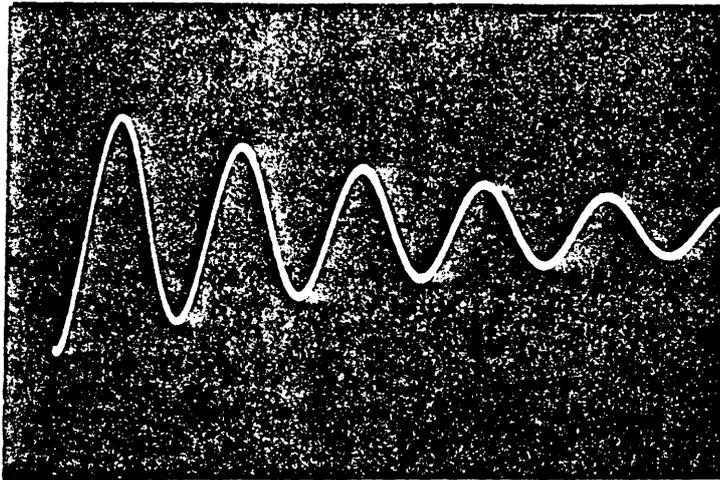


FIG-2
F COSINUS
2V/DIV
1MS/DIV

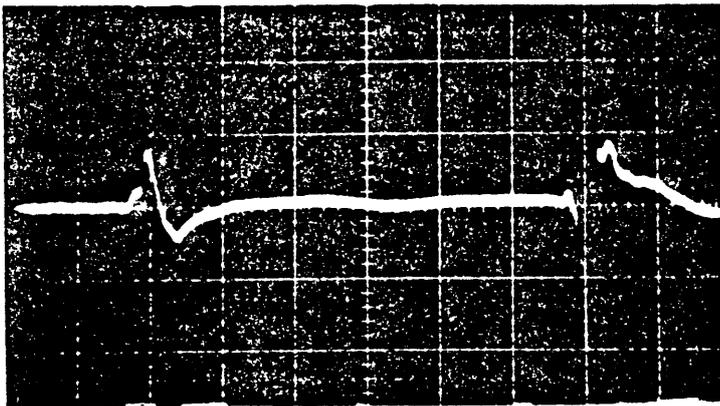


FIG-4
TRANSITOIRES D-MOS
TP/ SORTIE LH0033
P6201+7A19
10MV/DIV
20NS/DIV

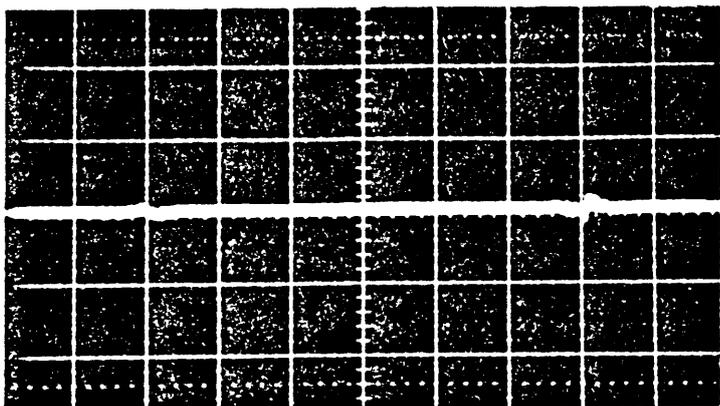


FIG-4 BIS
IDEM FIG-4
TP/LEMO INPUT DU MODULE

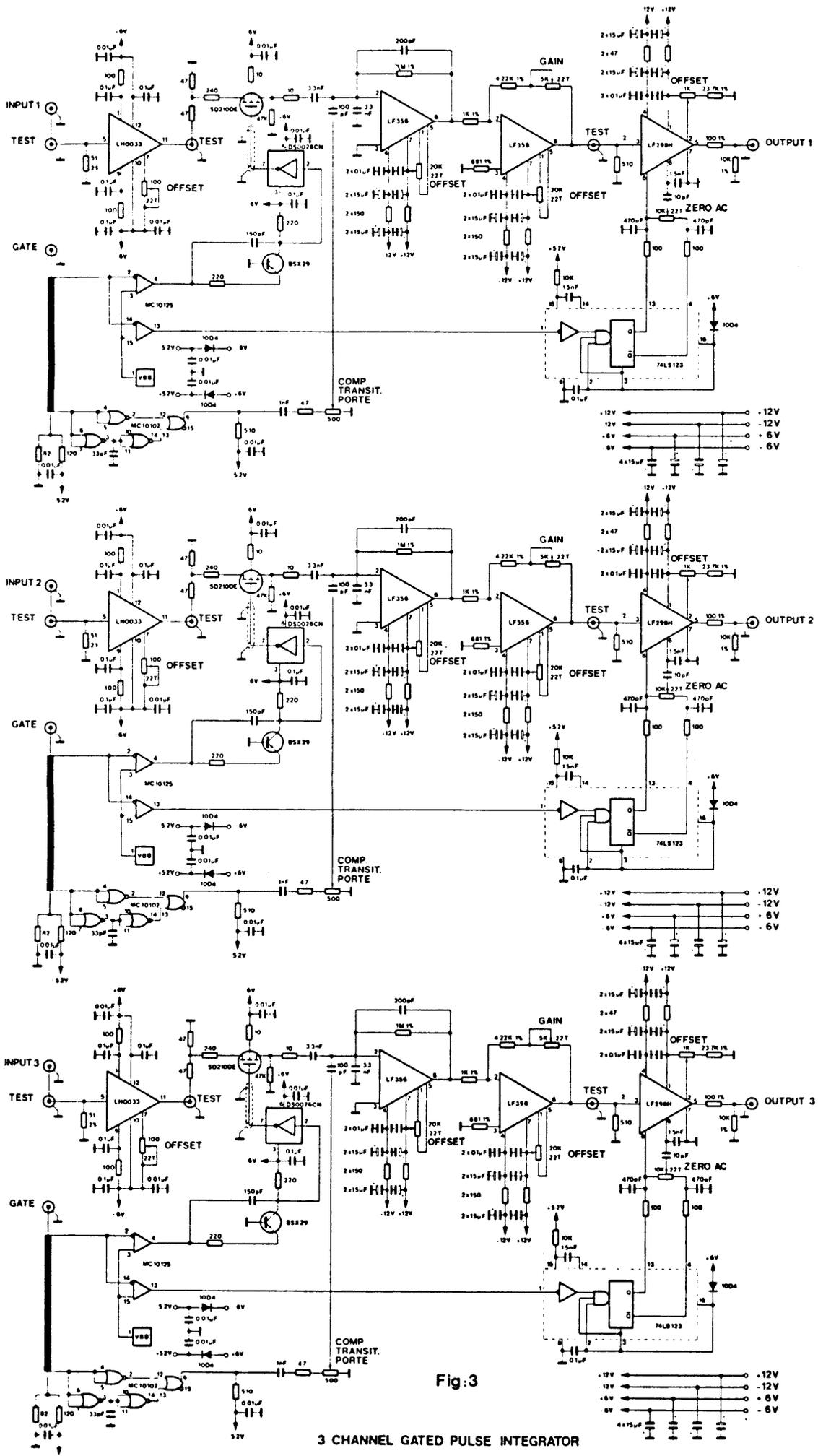


Fig:3

3 CHANNEL GATED PULSE INTEGRATOR

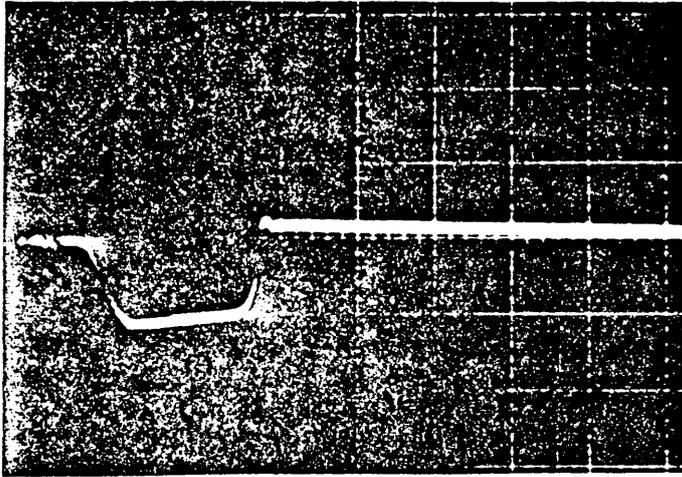


FIG-5
 SORTIE ONE - SHOT 10102
 1V / DIV
 50NS / DIV

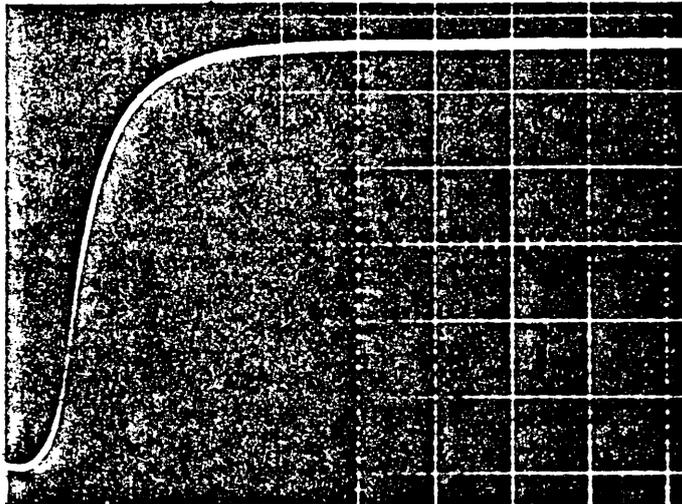


FIG-6
 COMMANDE DE PORTE T_R
 2V / DIV
 10NS / DIV

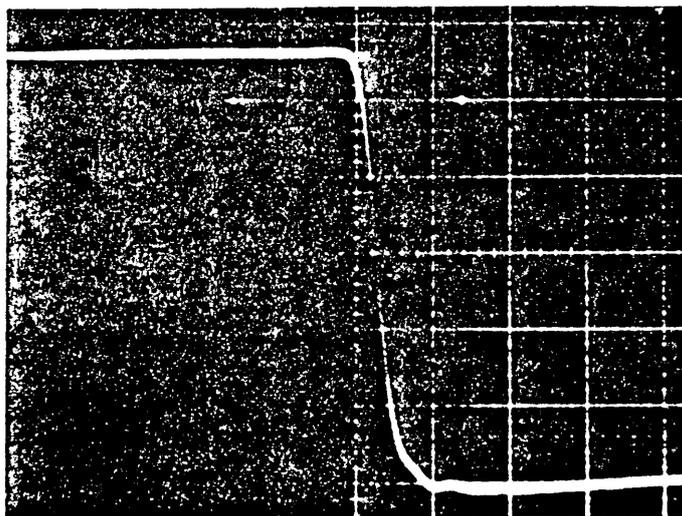


FIG-7
 COMMANDE DE PORTE T_F
 2V / DIV
 10NS / DIV

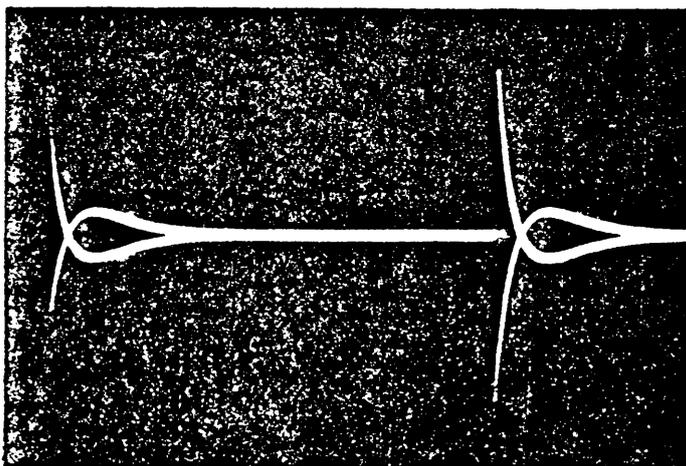


FIG-8
 SIGNAL INTEGRE
 1V / DIV
 500MS / DIV

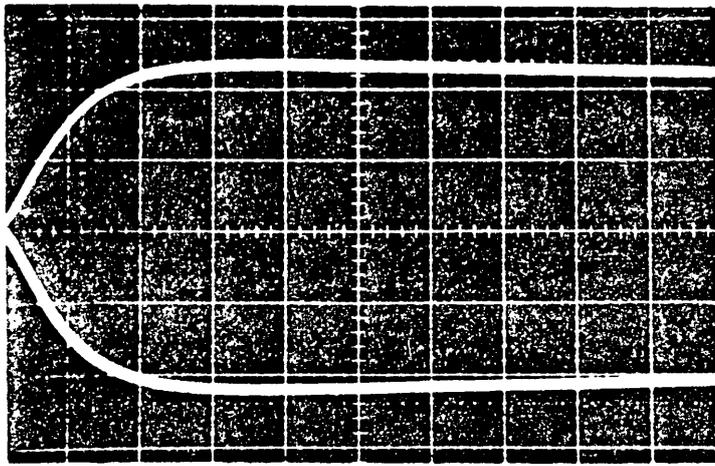


FIG - 9 SIGNAL INTEGRE
1V DIV
1MS DIV

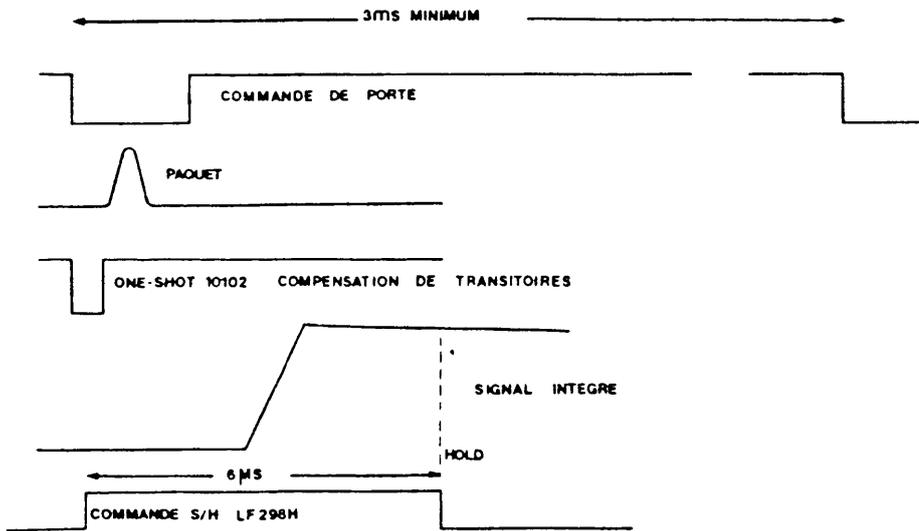


FIG - 10 DIAGRAMME DES PHASES

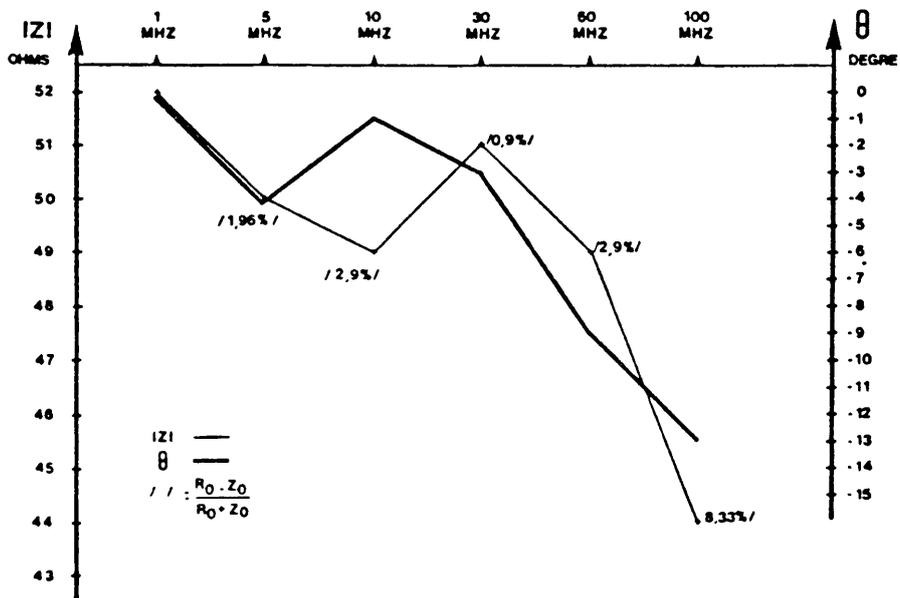
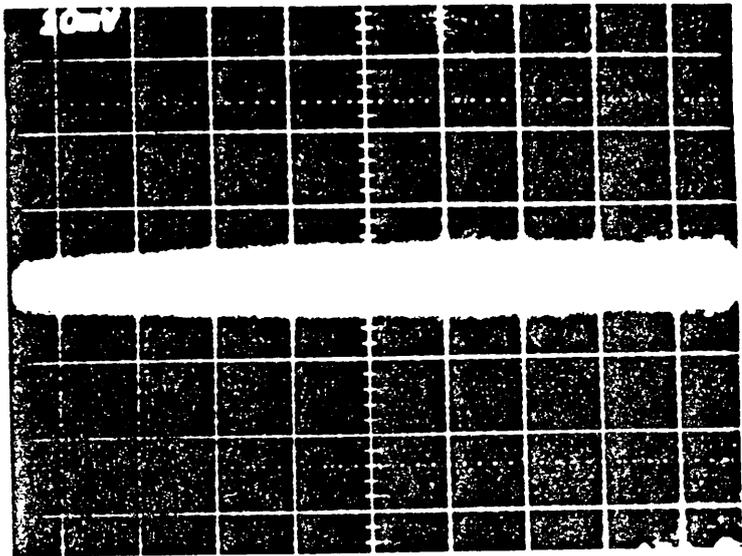


FIG-11 COEFFICIENT DE REFLECTION
VECTOR IMPEDANCE METER HP 4815 A

FIG -12

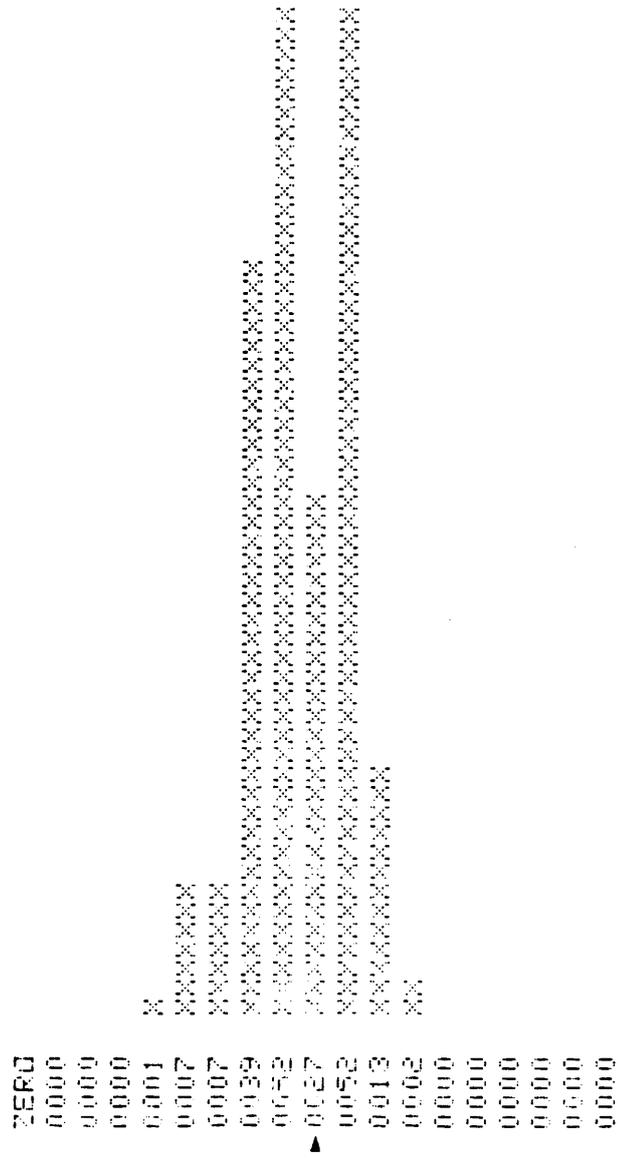
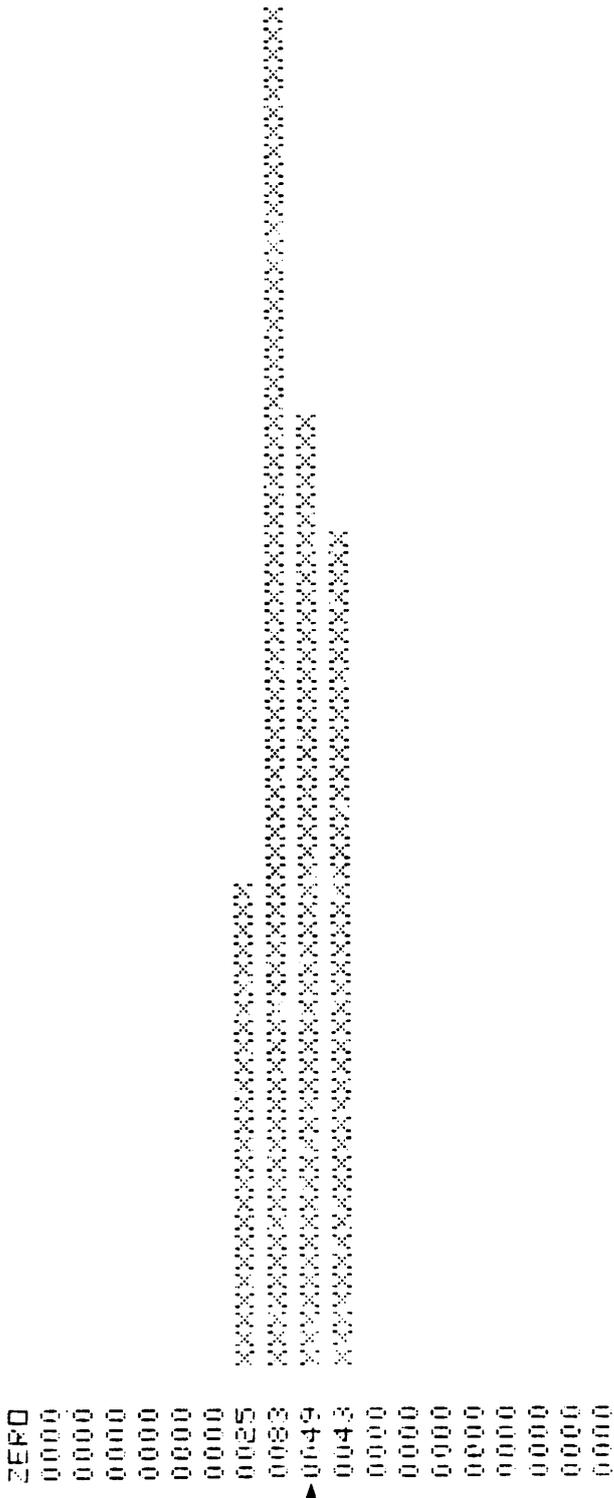


MESURE DE ZERO SUR TIRDIR
3 CH GATED PULSE INTEGRATOR
SEUL (1/2000 PAR DIVISION)

MV=0.225 SD=0.4827424

DISPERSION DE ZERO PROVOQUEE
PAR 10 MV DE BRUIT (DC-500 MHZ)
PROVENANT DU GENERATEUR PM 5716
NON DECLENCHE

MV=0.25 SD=0.7765404



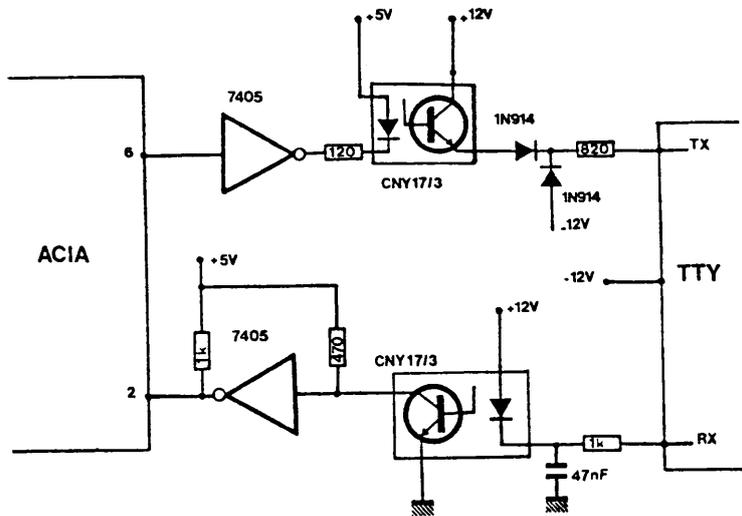


FIG-14 INTERFACE TTY

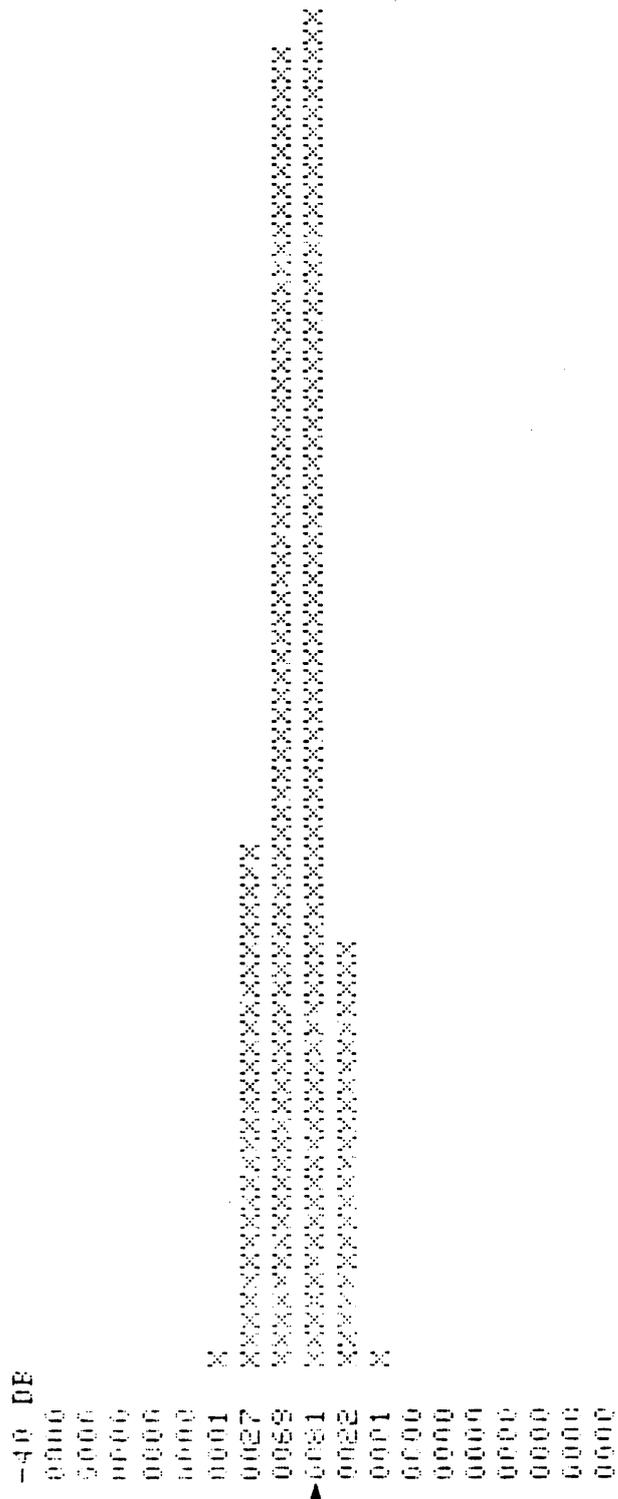


FIG-15 EXEMPLE DE DISPERSION

BUNCHDISP 22/11/78
 START 6280
 RTS 6399

FIG-16

6 C100							
.	6280	CE 0000	LDX IMM				
.	6283	6F 00	CLR X				
.	6285	08	INX				
.	6286	8C 0012	CPX IMM				
.	6289	26 F8	BNE	6283			
.	628E	7F 01FC	CLR EXT		6315	00	
.	628E	7F 01FD	CLR EXT		6316	04	XXXX
.	6291	7F 8007	CLP EXT		6317	CE 830F	LDX IMM
.	6294	7F 8006	CLR EXT		631A	ED E120	JCR EXT
.	6297	06 09	LDA B IMM		631D	7F 0005	CLR EXT
.	6299	5A	DEC B		6320	7F 0006	CLP EXT
.	629A	27 51	BEQ	62ED	6323	CE 0020	LDX IMM
.	629C	86 04	LDA A IMM		6326	FF 0017	STX EXT
.	629E	B7 8007	STA A EXT		6329	E6 00	LDA B X
.	62A1	86 3C	LDA A IMM		632B	D7 07	STA B DIR
.	62A3	B7 8005	STA A EXT		632D	8D 08	BCR
.	62A6	7F 8004	CLR EXT		632F	CE 0002	LDX IMM
.	62A9	86 34	LDA A IMM		6332	ED E17C	JSR EXT
.	62AB	B7 8005	STA A EXT		6335	ED E180	JCR EXT
.	62AE	B6 8005	LDA A EXT		6339	20 27	BRA
.	62B1	02	NOP		633A	06 18	LDA B IMM
.	62B2	2A FA	BPL	62AE	633C	CE 0000	LDX IMM
.	62B4	FE 01F8	LDX EXT		633F	DF 00	STX DIR
.	62B7	B6 8006	LDA A EXT		6341	DF 02	STX DIR
.	62BA	A1 00	CMP A X		6343	CE 0003	LDX IMM
.	62BC	27 0E	BEQ	62CC	6346	68 04	ROL X
.	62BE	08	INX		6348	69 03	ROL X
.	62BF	08	INX		634A	69 02	ROL X
.	62C0	7C 01FD	INC EXT		634C	8D 0A	BCR
.	62C3	02	NOP		634E	8D 08	BCR
.	62C4	02	NOP		6350	8D 06	BCR
.	62C8	BC 01FA	CPX EXT		6352	8D 04	BCR
.	62C9	27 17	BEQ	62E1	6354	5A	DEC B
.	62CA	20 EB	BRA	62B7	6355	26 EC	BNE
.	62CC	08	INX		6357	39	RTS
.	62CD	B6 8004	LDA A EXT		6358	A6 00	LDA A X
.	62D0	A1 00	CMP A X		635A	A9 00	ADC A X
.	62D2	27 06	BEQ	62DA	635C	19	DAA
.	62D4	08	INX		635D	A7 00	STA A X
.	62D5	7C 01FD	INC EXT		635F	09	DEX
.	62D8	20 EB	BRA	62C5	6360	39	RTS
.	62DA	FE 01FC	LDX EXT		6361	FE 0017	LDX EXT
.	62DD	6C 00	INC X		6364	E6 00	LDA B X
.	62DF	20 04	BRA	62E5	6366	C1 47	CMP B IMM
.	62E1	7C 0011	INC EXT		6368	24 02	BCC
.	62E4	02	NOP		636A	20 02	BRA
.	62E5	4F	CLP A		636C	06 46	LDA B IMM
.	62E6	02	NOP		636E	5D	TST B
.	62E7	02	NOP		636F	27 08	BEQ
.	62E9	7F 01FD	CLR EXT		6371	07	TFR
.	62EB	20 AC	BRA	6299	6372	36	PSH A
.	62ED	CE 0020	LDX IMM		6373	86 58	LDA A IMM
.	62F0	FF 0015	STX EXT		6375	ED E108	JCR EXT
.	62F3	CE 0000	LDX IMM		6378	32	PUL A
.	62F6	06 12	LDA B IMM		6379	5A	DEC B
.	62F8	FF 0013	STX EXT		637A	26 F5	BNE
.	62FB	A6 00	LDA A X		637C	7C 0018	INC EXT
.	62FD	FE 0015	LDX EXT		637E	CE 6384	LDX IMM
.	6300	A7 00	STA A X		6382	20 08	XXXX
.	6302	08	INX		6384	0A	XXXX
.	6303	FF 0015	STX EXT		6385	0D	XXXX
.	6306	FE 0013	LDX EXT		6386	00	
.	6309	08	INX		6387	00	
.	630A	5A	DEC B		6388	00	
.	630B	26 EB	BNE	62F8	6389	00	
.	630D	20 08	BRA	6317	638A	00	
.	630F	0A	XXXX		638B	04	XXXX
.	6310	0D	XXXX		638C	ED E120	JCR EXT
.	6311	00	XXXX		638F	FE 0017	LDX EXT
.	6312	00	XXXX		6392	8C 0032	CPX IMM
.	6313	00	XXXX		6395	27 02	BEQ
.	6314	00	XXXX		6397	20 90	BRA
.					6399	39	RTS

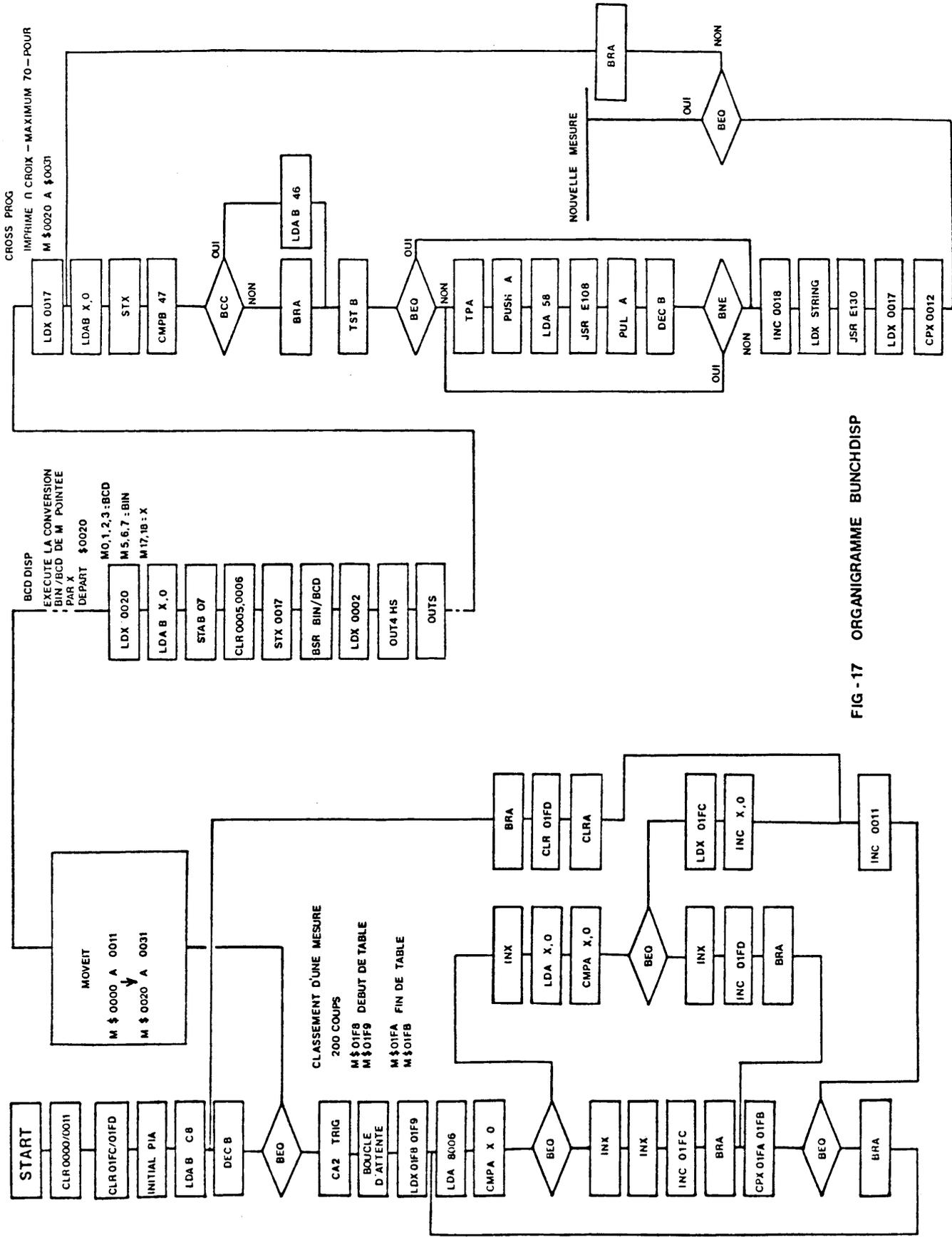


FIG - 17 ORGANIGRAMME BUNCHDISP

♦
GESTION BUNCHOISP START \$ C050
DE-ASSEMBLAGE EFFECTUE EN \$ 6050
(DESASSEMBLEUR PLACE EN \$ C000)

6 C100

```

. 6050 CE 6000 LDX IMM
. 6053 FF 01F8 STX EXT
. 6056 CE 6022 LDX IMM
. 6059 FF 01FA STX EXT
. 605C 20 0D BRA
. 605E 0A
. 605F 0D
. 6060 00
. 6061 00
. 6062 00
. 6063 00
. 6064 00
. 6065 2B 30
. 6067 20 44
. 6069 42
. 606A 04
. 606B CE C05E LDX IMM
. 606E BD E130 JSR EXT
. 6071 BD 6280 JSR EXT
. 6074 39 RTS
. 6075 CE 6022 LDX IMM
. 6078 FF 01F8 STX EXT
. 607B CE 6044 LDX IMM
. 607E FF 01FA STX EXT
. 6081 20 0D BRA
. 6083 0A
. 6084 0D
. 6085 00
. 6086 00
. 6087 00
. 6088 00
. 6089 00
. 608A 2B 36
. 608C 20 44
. 608E 42
. 608F 04
. 6090 CE C083 LDX IMM
. 6093 BD E130 JSR EXT
. 6096 BD 6280 JSR EXT
. 6099 39 RTS
. 609A CE 6044 LDX IMM
. 609D FF 01F8 STX EXT
. 60A0 CE 6066 LDX IMM
. 60A3 FF 01FA STX EXT
. 60A6 20 0E BRA
. 60A8 0A
. 60A9 0D
. 60AA 00
. 60AB 00
. 60AC 00
. 60AD 00
. 60AE 00
. 60AF 2B 31
. 60B1 32
. 60B2 20 44
. 60B4 42
. 60B5 04
. 60B6 CE C0A8 LDX IMM
. 60B9 BD E130 JSR EXT
. 60BC BD 6280 JSR EXT
. 60BF 39 RTS
. 60C0 CE 6066 LDX IMM
. 60C3 FF 01F8 STX EXT
. 60C6 CE 6088 LDX IMM
. 60C9 FF 01FA STX EXT

```

606B

6090

60B6

```

60CC 20 0F BRA
60CE 0A
60CF 0D
60D0 00
60D1 00
60D2 00
60D3 00
60D4 00
60D5 00
60D6 2B 31
60D8 38
60D9 20 44
60DB 42
60DC 04
60DD CE C0CE LDX IMM
60E0 BD E130 JSR EXT
60E3 BD 6280 JSR EXT
60E6 39 RTS
60E7 CE 6088 LDX IMM
60EA FF 01F8 STX EXT
60ED CE 60AA LDX IMM
60F0 FF 01FA STX EXT
60F3 20 0E BRA
60F5 0A
60F6 0D
60F7 00
60F8 00
60F9 00
60FA 00
60FB 00
60FC 2B 32
60FE 34
60FF 20 44
6101 42
6102 04
6103 CE C0F5 LDX IMM
6106 BD E130 JSR EXT
6109 BD 6280 JSR EXT
610C 39 RTS
610D CE 60AA LDX IMM
6110 FF 01F8 STX EXT
6113 CE 60CC LDX IMM
6116 FF 01FA STX EXT
6119 20 0E BRA
611B 0A CLV
611C 0D SEC
611D 00
611E 00
611F 00
6120 00
6121 00
6122 2B 33
6124 30
6125 20 44
6127 42
6128 04
6129 CE C11B LDX IMM
612C BD E130 JSR EXT
612F BD 6280 JSR EXT
6132 39 RTS
6133 CE 60CC LDX IMM
6136 FF 01F8 STX EXT
6139 CE 60EE LDX IMM
613C FF 01FA STX EXT
613F 20 0E BRA
6141 0A
6142 0D
6143 00
6144 00
6145 00
6146 00

```

6103

6129

614F

FIG-18-0

6147	00								
6148	2B 33								
614A	36								
614B	20 44								
614D	42								
614E	04								
614F	CE C141	LDX	IMM						
6152	BD E130	JSR	EXT						
6155	BD 6280	JSR	EXT						
6158	39	RTS							
6159	CE 6250	LDX	IMM						
615C	FF 01F8	STX	EXT						
615F	CE 6272	LDX	IMM						
6162	FF 01FA	STX	EXT						
6165	20 0E	BRA		6175					
6167	0A								
6168	0D								
6169	00								
616A	00								
616B	00								
616C	00								
616D	00								
616E	2B 34								
6170	30								
6171	20 44								
6173	42								
6174	04								
6175	CE C167	LDX	IMM						
6178	BD E130	JSR	EXT						
617B	BD 6280	JSR	EXT						
617E	39	RTS							
617F	CE 60EE	LDX	IMM						
6182	FF 01F8	STX	EXT						
6185	CE 6110	LDX	IMM						
6188	FF 01FA	STX	EXT						
618B	20 0E	BRA		619B					
618D	0A								
618E	0D								
618F	00								
6190	00								
6191	00								
6192	00								
6193	00								
6194	5A								
6195	45								
6196	52								
6197	4F								
6198	00								
6199	00								
619A	04								
619B	CE C18D	LDX	IMM						
619E	BD E130	JSR	EXT						
61A1	BD 6280	JSR	EXT						
61A4	39	RTS							
61A5	CE 6110	LDX	IMM						
61A8	FF 01F8	STX	EXT						
61AB	CE 6132	LDX	IMM						
61AE	FF 01FA	STX	EXT						
61B1	20 0D	BRA		61C0					
61B3	0A								
61B4	0D								
61B5	00								
61B6	00								
61B7	00								
61B8	00								
61B9	00								
61BA	2D 30								
61BC	20 44								
61BE	42								
61BF	04								
61C0	CE C1B3	LDX	IMM						
61C3	BD E130	JSR	EXT						
61C6	BD 6280	JSR	EXT						
61C9	39	RTS							
61CA	CE 6132	LDX	IMM						
61CD	FF 01F8	STX	EXT						
61D0	CE 6154	LDX	IMM						
61D3	FF 01FA	STX	EXT						
61D6	20 0D	BRA							61E5
61D8	0A								
61D9	0D								
61DA	00								
61DB	00								
61DC	00								
61DD	00								
61DE	00								
61DF	2D 36								
61E1	20 44								
61E3	42								
61E4	04								
61E5	CE C1D8	LDX	IMM						
61E8	BD E130	JSR	EXT						
61EB	BD 6280	JSR	EXT						
61EE	39	RTS							
61EF	CE 6154	LDX	IMM						
61F2	FF 01F8	STX	EXT						
61F5	CE 6176	LDX	IMM						
61F8	FF 01FA	STX	EXT						
61FB	20 0E	BRA							620B
61FD	0A								
61FE	0D								
61FF	00								
6200	00								
6201	00								
6202	00								
6203	00								
6204	2D 31								
6206	32								
6207	20 44								
6209	42								
620A	04								
620B	CE C1FD	LDX	IMM						
620E	BD E130	JSR	EXT						
6211	BD 6280	JSR	EXT						
6214	39	RTS							
6215	CE 6176	LDX	IMM						
6218	FF 01F8	STX	EXT						
621B	CE 6198	LDX	IMM						
621E	FF 01FA	STX	EXT						
6221	20 0F	BRA							6232
6223	0A								
6224	0D								
6225	00								
6226	00								
6227	00								
6228	00								
6229	00								
622A	00								
622B	2D 31								
622D	38								
622E	20 44								
6230	42								
6231	04								
6232	CE C223	LDX	IMM						
6235	BD E130	JSR	EXT						
6238	BD 6280	JSR	EXT						
623B	39	RTS							
623C	CE 6198	LDX	IMM						
623F	FF 01F8	STX	EXT						
6242	CE 61BA	LDX	IMM						
6245	FF 01FA	STX	EXT						
6248	20 0E	BRA							6258

FIG-18-1

624A	0A			
624B	0D			
624C	00			
624D	00			
624E	00			
624F	00			
6250	00			
6251	2D 32			
6253	34			
6254	20 44			
6256	42			
6257	04			
6258	CE C24A	LDX	IMM	
625B	BD E130	JSR	EXT	
625E	BD 6280	JSR	EXT	
6261	39	RTS		
6262	CE 61BA	LDX	IMM	
6265	FF 01F8	STX	EXT	
6268	CE 61DC	LDX	IMM	
626B	FF 01FA	STX	EXT	
626E	20 0E	BRA		627E
6270	0A			
6271	0D			
6272	00			
6273	00			
6274	00			
6275	00			
6276	00			
6277	2D 33			
6279	30			
627A	20 44			
627C	42			
627D	04			
627E	CE C270	LDX	IMM	
6281	BD E130	JSR	EXT	
6284	BD 6280	JSR	EXT	
6287	39	RTS		
6288	CE 61DC	LDX	IMM	
628B	FF 01F8	STX	EXT	
628E	CE 61FE	LDX	IMM	
6291	FF 01FA	STX	EXT	
6294	20 0E	BRA		62A4
6296	0A			
6297	0D			
6298	00			
6299	00			
629A	00			
629B	00			
629C	00			
629D	2D 33			
629F	36			
62A0	20 44			
62A2	42			
62A3	42			
62A4	04			
62A5	CE C296	LDX	IMM	
62A8	BD E130	JSR	EXT	
62AB	BD 6280	JSR	EXT	
62AE	39	RTS		
62AF	CE 61FE	LDX	IMM	
62B2	FF 01F8	STX	EXT	
62B5	CE 6220	LDX	IMM	
62B8	FF 01FA	STX	EXT	
62BB	20 0E	BRA		62CB
62BD	0A			
62BE	0D			
62BF	00			
62C0	00			
62C1	00			
62C2	00			
62C3	00			
62C4	2D 34			
62C6	30			
62C7	20 44			
62C9	42			
62CA	04			
62CB	CE C2BC	LDX	IMM	
62CE	BD E130	JSR	EXT	
62D1	BD 6280	JSR	EXT	
62D4	39	RTS		

FIG-18-2

ADDRESS	HEX	ASSEMBLY	OPERANDS	OPERATION
5C00	B7 8022	STA	A EXT	
5C03	06 3C	LDA	B IMM	
5C05	F7 8023	STA	B EXT	
5C08	06 34	LDA	B IMM	
5C0A	F7 8023	STA	B EXT	
5C0D	0E FFFF	LDX	B IMM	
5C10	09	DEX		
5C11	26 FD	BNE		5C10
5C13	39	RTS		
5C14	02	NOP		
5C15	7F 8023	CLR	EXT	← START
5C18	86 FF	LDA	A IMM	
5C1A	B7 8022	STA	A EXT	
5C1D	86 34	LDA	A IMM	
5C1F	B7 8023	STA	A EXT	
5C22	86 00	LDA	A IMM	
5C24	BD 5C00	JSR	EXT	
5C27	3F	SWI		
5C28	BD 0050	JSR	EXT	
5C2E	3F	SWI		
5C2C	86 03	LDA	A IMM	
5C2E	BD 5C00	JSR	EXT	
5C31	BD 0075	JSR	EXT	
5C34	86 09	LDA	A IMM	
5C36	BD 5C00	JSR	EXT	
5C39	BD 009A	JSR	EXT	
5C3C	86 0C	LDA	A IMM	
5C3E	BD 5C00	JSR	EXT	
5C41	BD 00C0	JSR	EXT	
5C44	86 12	LDA	A IMM	
5C46	BD 5C00	JSR	EXT	
5C49	BD 00E7	JSR	EXT	
5C4C	86 18	LDA	A IMM	
5C4E	BD 5C00	JSR	EXT	
5C51	BD 010D	JSR	EXT	
5C54	86 1B	LDA	A IMM	
5C56	BD 5C00	JSR	EXT	
5C59	BD 0133	JSR	EXT	
5C5C	86 20	LDA	A IMM	
5C5E	BD 5C00	JSR	EXT	
5C61	BD 0159	JSR	EXT	
5C64	3F	SWI		
5C65	BD 017F	JSR	EXT	
5C68	86 00	LDA	A IMM	
5C6A	BD 5C00	JSR	EXT	
5C6D	3F	SWI		
5C6E	BD 01A5	JSR	EXT	
5C71	3F	SWI		
5C72	86 03	LDA	A IMM	
5C74	BD 5C00	JSR	EXT	
5C77	BD 01CA	JSR	EXT	
5C7A	86 09	LDA	A IMM	
5C7C	BD 5C00	JSR	EXT	
5C7F	BD 01EF	JSR	EXT	
5C82	86 0C	LDA	A IMM	
5C84	BD 5C00	JSR	EXT	
5C87	BD 0215	JSR	EXT	
5C8A	86 12	LDA	A IMM	
5C8C	BD 5C00	JSR	EXT	
5C8F	BD 023C	JSR	EXT	
5C92	86 18	LDA	A IMM	
5C94	BD 5C00	JSR	EXT	
5C97	BD 0262	JSR	EXT	
5C9A	86 1B	LDA	A IMM	
5C9C	BD 5C00	JSR	EXT	
5C9F	BD 0288	JSR	EXT	
5CA2	86 20	LDA	A IMM	
5CA4	BD 5C00	JSR	EXT	
5CA7	BD 02AF	JSR	EXT	
5CAA	3F	SWI		

FIG -19

```

0001 REM MV,SD FOR PULSE INTEGRATOR 002 16/10/79 J.DUPOND
0005 PRINT "DATA=LIGNE 900.....916 ,THEN CONT"
0007 STOP
0010 INPUT "DATE:";A$
0015 INPUT "PLUG-IN:";B$
0020 INPUT "CANAL:";C$
0025 DIM A(8)
0030 A(1)=0
0035 A(2)=6
0040 A(3)=12
0045 A(4)=18
0050 A(5)=24
0055 A(6)=30
0060 A(7)=36
0065 A(8)=40
0070 D$="ZERO"
0075 E$="+"
0080 F$="-"
0082 G$="MV="
0083 H$="SD="
0084 I$="DB"
0085 DIM Z(17)
0090 DIM S(17)
0100 GOSUB 500
0102 PRINT "900 OK"
0105 Z(1)=Z
0110 S(1)=S
0120 GOSUB 500
0122 PRINT "901 OK"
0125 Z(2)=Z
0130 S(2)=S
0135 GOSUB 500
0137 PRINT "902 OK"
0140 Z(3)=Z
0145 S(3)=S
0150 GOSUB 500
0152 PRINT "903 OK"
0155 Z(4)=Z
0160 S(4)=S
0165 GOSUB 500
0167 PRINT "904 OK"
0170 Z(5)=Z
0175 S(5)=S
0180 GOSUB 500
0182 PRINT "905 OK"
0185 Z(6)=Z
0190 S(6)=S
0195 GOSUB 500
0197 PRINT "906 OK"
0200 Z(7)=Z
0205 S(7)=S
0210 GOSUB 500
0212 PRINT "907 OK"
0215 Z(8)=Z
0220 S(8)=S
0225 GOSUB 500
0227 PRINT "908 OK"
0230 Z(9)=Z
0235 S(9)=S
0240 GOSUB 500
0242 PRINT "909 OK"
0245 Z(10)=Z
0250 S(10)=S
0255 GOSUB 500
0257 PRINT "910 OK"
0260 Z(11)=Z
0265 S(11)=S
0270 GOSUB 500
0272 PRINT "911 OK"
0275 Z(12)=Z
0280 S(12)=S
0285 GOSUB 500
0287 PRINT "912 OK"
0290 Z(13)=Z
0295 S(13)=S
0300 GOSUB 500
0302 PRINT "913 OK"
0305 Z(14)=Z
0310 S(14)=S
0315 GOSUB 500
0317 PRINT "914 OK"
0320 Z(15)=Z
0325 S(15)=S
0330 GOSUB 500
0332 PRINT "915 OK"
0335 Z(16)=Z
0340 S(16)=S
0345 GOSUB 500
0347 PRINT "916 OK"
0350 Z(17)=Z
0355 S(17)=S
0360 GOTO 667
0500 READ A,B,C,D,E,F,G,H,I,J,K,L,M,N,O,P,Q,R
0510 LET V=A+B+C+D+E+F+G+H+I+J+K+L+M+N+O+P+Q
0520 IF V<>200 THEN 650
0525 IF R<>0 THEN 660
0530 Y=(J+.5)+K+(L+.5)+(M+2)+(N+2.5)+(O+3)+(P+3.5)+(Q+4)
0535 X=(A+4)+(B+3.5)+(C+3)+(D+2.5)+(E+2)+(F+1.5)+G+(H+.5)
0540 Z=(X-Y)/200
0545 A=A*(4-Z)*(4-Z)
0550 B=B*(3.5-Z)*(3.5-Z)
0560 C=C*(3-Z)*(3-Z)
0565 D=D*(2.5-Z)*(2.5-Z)
0570 E=E*(2-Z)*(2-Z)
0575 F=F*(1.5-Z)*(1.5-Z)
0580 G=G*(1-Z)*(1-Z)
0585 H=H*(.5-Z)*(.5-Z)
0590 I=I+Z+Z
0595 J=J*(-(.5)-Z)*(-(.5)-Z)
0600 K=K*(-(1)-Z)*(-(1)-Z)
0605 L=L*(-(1.5)-Z)*(-(1.5)-Z)
0610 M=M*(-(2)-Z)*(-(2)-Z)
0615 N=N*(-(2.5)-Z)*(-(2.5)-Z)
0620 O=O*(-(3)-Z)*(-(3)-Z)
0625 P=P*(-(3.5)-Z)*(-(3.5)-Z)
0630 Q=Q*(-(4)-Z)*(-(4)-Z)
0635 S=(A+B+C+D+E+F+G+H+I+J+K+L+M+N+O+P+Q)/199
0640 S=SQR(S)
0645 RETURN
0650 PRINT "ERREUR DANS LA PROCEDURE D'ENTREE, G 4006"
0655 GOTO 9999
0660 PRINT "HORS TOLERANCE, G 4006"
0665 GOTO 9999
0667 PRINT
0668 PRINT
0670 PRINT "DATE:";A$,"PLUG-IN:";B$,"CANAL:";C$
0672 PRINT
0675 PRINT
0680 GOTO 1000
0900 DATA
0901 DATA
0902 DATA
0903 DATA
0904 DATA
0905 DATA
0906 DATA
0907 DATA
0908 DATA
0909 DATA
0910 DATA
0911 DATA
0912 DATA
0913 DATA
0914 DATA
0915 DATA
0916 DATA
1000 PRINT E$;A(1);I$.G$;Z(1);H$;C(1)
1010 PRINT E$;A(2);I$.G$;Z(2);H$;C(2)
1020 PRINT E$;A(3);I$.G$;Z(3);H$;C(3)
1030 PRINT E$;A(4);I$.G$;Z(4);H$;C(4)
1040 PRINT E$;A(5);I$.G$;Z(5);H$;C(5)
1050 PRINT E$;A(6);I$.G$;Z(6);H$;C(6)
1060 PRINT E$;A(7);I$.G$;Z(7);H$;C(7)
1070 PRINT E$;A(8);I$.G$;Z(8);H$;C(8)
1080 PRINT D$.G$;Z(9);H$;C(9)
1090 PRINT F$;A(1);I$.G$;Z(10);H$;C(10)
1100 PRINT F$;A(2);I$.G$;Z(11);H$;C(11)
1110 PRINT F$;A(3);I$.G$;Z(12);H$;C(12)

```

```

1120 PRINT F1:A(4):I1:G1:Z(13):H1:C(13)
1130 PRINT F1:A(5):I1:G1:Z(14):H1:C(14)
1140 PRINT F1:A(6):I1:G1:Z(15):H1:C(15)
1150 PRINT F1:A(7):I1:G1:Z(16):H1:C(16)
1160 PRINT F1:A(8):I1:G1:Z(17):H1:C(17)
1170 PRINT
1180 Z(1)=Z(1)*20
1190 Z(2)=Z(2)*20
1200 Z(3)=Z(3)*20
1210 Z(4)=Z(4)*20
1220 Z(5)=Z(5)*20
1230 Z(6)=Z(6)*20
1240 Z(7)=Z(7)*20
1250 Z(8)=Z(8)*20
1260 Z(9)=Z(9)*20
1270 Z(10)=Z(10)*20
1280 Z(11)=Z(11)*20
1290 Z(12)=Z(12)*20
1300 Z(13)=Z(13)*20
1310 Z(14)=Z(14)*20
1320 Z(15)=Z(15)*20
1330 Z(16)=Z(16)*20
1340 Z(17)=Z(17)*20
1350 PRINT TAB(20);"- 1 LSB",TAB(40);"0",TAB(60);"+ 1 LSB"
1360 GOSUB 5000
1370 PRINT E1:A(1):I1:TAB(20);". ";TAB(40+Z(1));"♦";TAB(60);"."
1380 GOSUB 5000
1390 PRINT E1:A(2):I1:TAB(20);". ";TAB(40+Z(2));"♦";TAB(60);"."
1400 GOSUB 5000
1410 PRINT E1:A(3):I1:TAB(20);". ";TAB(40+Z(3));"♦";TAB(60);"."
1420 GOSUB 5000
1430 PRINT E1:A(4):I1:TAB(20);". ";TAB(40+Z(4));"♦";TAB(60);"."
1440 GOSUB 5000
1450 PRINT E1:A(5):I1:TAB(20);". ";TAB(40+Z(5));"♦";TAB(60);"."
1460 GOSUB 5000
1470 PRINT E1:A(6):I1:TAB(20);". ";TAB(40+Z(6));"♦";TAB(60);"."
1480 GOSUB 5000
1490 PRINT E1:A(7):I1:TAB(20);". ";TAB(40+Z(7));"♦";TAB(60);"."
1500 GOSUB 5000
1510 PRINT E1:A(8):I1:TAB(20);". ";TAB(40+Z(8));"♦";TAB(60);"."
1520 GOSUB 5000
1525 PRINT
1530 PRINT D1:TAB(20);". ";TAB(40+Z(9));"♦";TAB(60);"."
1535 PRINT
1540 GOSUB 5000
1550 PRINT F1:A(1):I1:TAB(20);". ";TAB(40+Z(10));"♦";TAB(60);"."
1560 GOSUB 5000
1570 PRINT F1:A(2):I1:TAB(20);". ";TAB(40+Z(11));"♦";TAB(60);"."
1580 GOSUB 5000
1590 PRINT F1:A(3):I1:TAB(20);". ";TAB(40+Z(12));"♦";TAB(60);"."
1600 GOSUB 5000
1610 PRINT F1:A(4):I1:TAB(20);". ";TAB(40+Z(13));"♦";TAB(60);"."
1620 GOSUB 5000
1630 PRINT F1:A(5):I1:TAB(20);". ";TAB(40+Z(14));"♦";TAB(60);"."
1640 GOSUB 5000
1650 PRINT F1:A(6):I1:TAB(20);". ";TAB(40+Z(15));"♦";TAB(60);"."
1660 GOSUB 5000
1670 PRINT F1:A(7):I1:TAB(20);". ";TAB(40+Z(16));"♦";TAB(60);"."
1680 GOSUB 5000
1690 PRINT F1:A(8):I1:TAB(20);". ";TAB(40+Z(17));"♦";TAB(60);"."
1695 GOSUB 5000
1695 PRINT
1700 PRINT "SAVE DATA LINES,900....916"
4990 GOTO 9999
5000 FOR N=1 TO 2
5010 PRINT TAB(20);". ",TAB(40);". ",TAB(60);"."
5020 NEXT N
5030 RETURN
9999 END

```

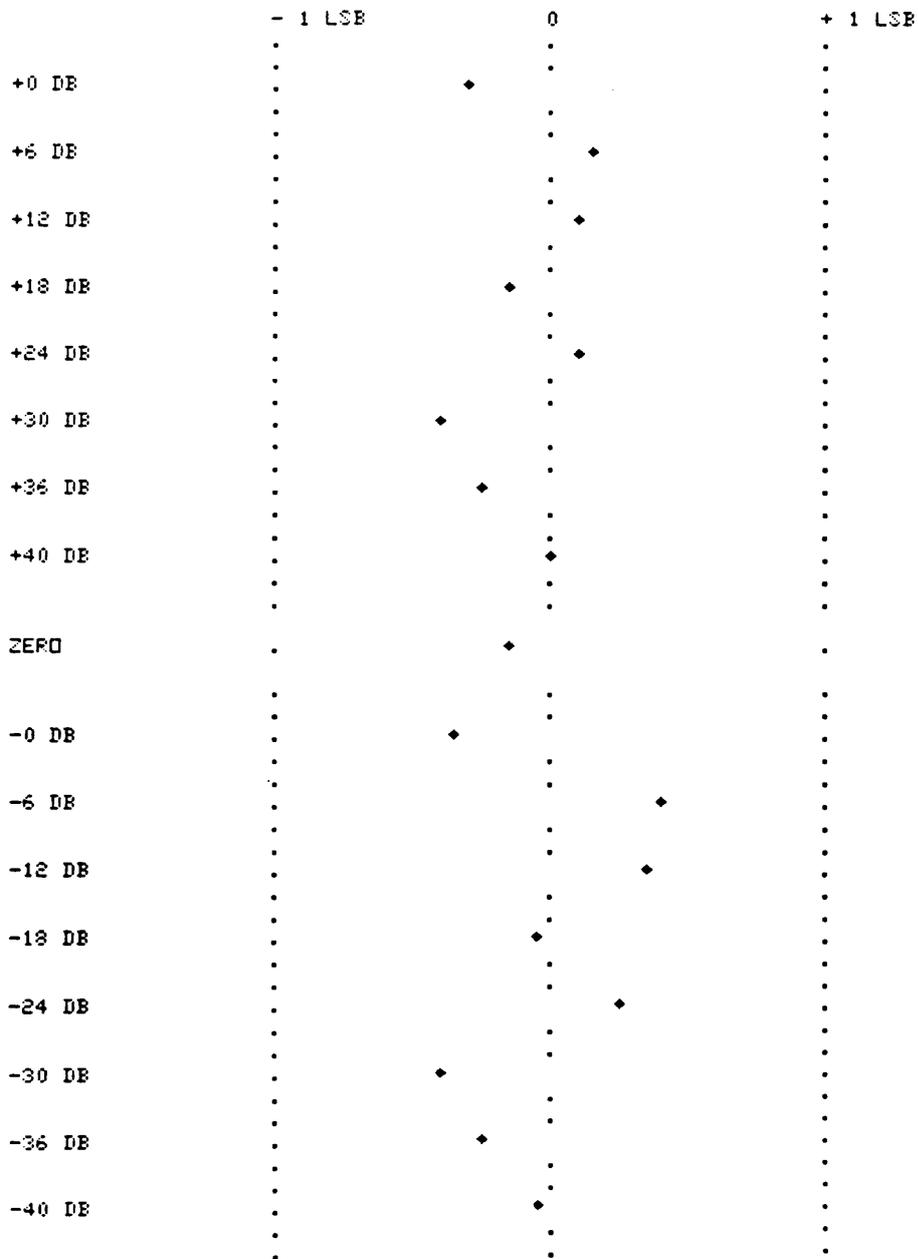
FIG-20 BIS

DATE:17/10/79

PLUG-IN:2

CANAL:3

+0 DB	MV=-0.28	SD=0.5224603
+6 DB	MV=0.1625	SD=0.4481606
+12 DB	MV=0.12	SD=0.5142199
+18 DB	MV=-0.14	SD=0.4459752
+24 DB	MV=0.1475	SD=0.3710554
+30 DB	MV=-0.3975	SD=0.4656478
+36 DB	MV=-0.22	SD=0.4665709
+40 DB	MV=0.01	SD=0.4339835
ZERO	MV=-0.1025	SD=0.4378381
-0 DB	MV=-0.335	SD=0.4731749
-6 DB	MV=0.4175	SD=0.4931121
-12 DB	MV=0.38	SD=0.4735199
-18 DB	MV=-0.03	SD=0.5224603
-24 DB	MV=0.2925	SD=0.4519013
-30 DB	MV=-0.3775	SD=0.4715459
-36 DB	MV=-0.2225	SD=0.4929082
-40 DB	MV=-0.05	SD=0.4936786



SAVE DATA LINES,900....916

PERDY
#LIST 900,916

FIG - 21