

MPS/Int.CO 68-18
29.8.1968DOUBLE LECTURE DU CHAMP DES AIMANTSPRINCIPAUX DU PS

G. Daems

1. Introduction

Dans un système de timing, comme du PS où on a deux trains de cadencement M et B, le train T n'étant qu'une fraction du train M, il est très utile de connaître la correspondance qui existe entre ces deux trains.

Avec la mise en marche de la nouvelle alimentation qui peut être programmée d'une façon plus ou moins complexe ¹⁾, il est presque impossible de calculer cette relation, temps (train M) / champ ou énergie (train B) simplement.

La réalisation d'un appareil pratique et automatique s'imposait; celui-ci permettra également de visualiser cette correspondance à chaque cycle.

2. Principe

Le principe en est assez simple (fig. 2). Les impulsions B, qui sont séparées de 1 gauss, sont comptées dans un compteur composé de 5 décades. Une impulsion de trigger externe transfère le contenu instantanément du compteur dans une mémoire, qui est branchée à travers un système de décodage à des Nixies pour affichage numérique. A la fin du cycle une impulsion (MW) fait la remise à zéro du compteur et de la mémoire.

3. Réalisation

La réalisation électronique est présentée dans fig. 3. Toutes les fonctions sont réalisées avec des circuits intégrés T.T.L. Avant d'expliquer le fonctionnement de la fig. 3, il faut peut-être rappeler qu'on a deux trains B à notre disposition pour permettre de distinguer les variations montantes et descendantes du champ :

Train B \uparrow : des impulsions se séparant de 1 ou 10 gauss quand le champ monte

Train B \downarrow : des impulsions se séparant de 1 ou 10 gauss quand le champ descend.

Pour faire notre mesure on utilise le train à une impulsion par gauss, permettant ainsi une meilleure résolution.

Les trains B \uparrow et B \downarrow entrent dans l'appareil à travers les transistors 1 et 2, ce qui permet d'adopter les impulsions standard à un niveau micrologique de 5 V. Les deux trains sont mis ensemble dans les portes 13 et 17 et après un circuit de puissance (14) ils forment l'horloge du compteur. Le compteur même est composé de cinq décades reversibles. Le comptage "direct" ou "inverse" est obtenu dans les postes 15 - 16, formant un flip-flop qui se positionne par les deux trains B \uparrow et B \downarrow . Les portes 13 et 17 forment un délai pour les impulsions d'horloge, afin d'être sûr que les informations "direct" et "inverse" sont présentes avant que les impulsions arrivent.

Les 20 bits des 5 décades sont ensuite branchés directement sur les entrées D des D-flip-flop (SN 7475) qui sont utilisés comme mémoire. Pour inscrire les informations dans la mémoire il suffit d'appliquer une impulsion standard sur l'entrée "TRIG. LECTURE". Elle passe par le transistor 3 et l'inverseur 7, pour être raccourcie (~ 100 nsec) dans les portes 9 et 11. Elle pourrait être utilisée dans cette forme pour faire le transfert compteur - mémoire. Pourtant il faut éviter de faire ce transfert quand le compteur change d'état, c'est-à-dire quand l'horloge est présente, pour éviter toute ambiguïté. Pour cela on a fabriqué dans

les portes 13 - 18 des impulsions qui forment un train $\bar{B}\uparrow\downarrow$ d'une durée plus longue que les impulsions d'horloge. On fait dans la porte 2 la coïncidence de ce train avec l'impulsion de transfert et obtient donc l'anti-coïncidence de $B\downarrow\uparrow$ (= horloge), avec le "TRIG.LECTURE". Une fois le transfert fait, l'information de la mémoire est décodée dans les SN 7441 et affichée par des tubes Nixies.

Il est clair que par le principe même on peut faire le transfert autant de fois qu'on le désire. On peut aussi, avec le même compteur, construire autant de chaînes de mémoire - affichage, la seule limite étant le facteur pyramydale (= fan-out) des flip-flops formant le compteur.

Pour notre appareil on a prévu deux chaînes afin de pouvoir effectuer la différence de champ entre deux points du cycle. Il suffit de faire la soustraction des deux chiffres affichés.

4. Caractéristiques

- Toutes les impulsions et trains ≥ 10 V
- L'impulsion de lecture peut être branchée sur la plaque arrière ou sur le panneau frontal.

En annexe : le calcul d'une décade réversible (up - down) tel qu'elle est utilisée pour constituer le compteur.

Je tiens à remercier Mr. R. Boiry pour la réalisation de cet appareil.

G. Daems

Distribution

Personnel scientifique et technique MPS

REFERENCES

1. M. Georgijevic, Le système de cadencement de la nouvelle alimentation de l'aimant du PS
MPS/Int.PO 67-4 6.3.1967
2. G. Daems, Liste des nouveaux appareils concernant le timing
MPS/Int.CO 68-11 28.5.1968

CALCUL D'UNE DECADE SYNCHRONRE REVERSIBLE 1248

Une décade synchrone est caractérisée par le fait que les commandes appliquées à chacun des flip-flops sont simultanées et en phase (synchrone) avec le signal d'horloge.

Pour former une décade synchrone on utilise des flip-flops J-K SN 7472N (= circuit intégré). L'impulsion d'horloge permet d'inscrire l'information présente en J et K selon la table de vérité ou table de séquence donnée par le constructeur. En tenant compte que les flip-flops sont du type "Master and Slave" la transition positive de l'impulsion d'horloge inscrit l'information dans le flip-flop "Master" et la transition négative la transfère finalement dans le flip-flop esclave ("Slave") d'où sont prises les sorties.

Table de vérité pour SN 7472N		
t_n		t_{n+1}
J	K	Q
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

1 = tension positive

0 = tension zéro.

Un examen de la table permet de voir que J doit être 0 et $K = 1$ au moment t_n pour que $Q = 0$ au moment t_{n+1} , c'est-à-dire après passage d'une impulsion de l'horloge.

$J = 1$ et $K = 0$ pour $Q = 1$ à t_{n+1}

$J = K = 1$ pour que le flip-flop bascule à chaque impulsion.

Il faut maintenant déterminer les liaisons fonctionnelles pour chaque flip-flop, liant les entrées J et K aux informations caractéristiques du moment précédent de la séquence de façon à obtenir une séquence de comptage bien déterminée, qui est dans notre cas une décade BCD (binaire - codé - decimal) dans le code 1248.

Une déc de reversible peut être considérée comme la superposition de deux problèmes :

- 1) la réalisation d'une séquence croissante (sens de 0 à 9), appelée DIRECT
- 2) la réalisation d'une séquence décroissante (sens de 9 à 0), appelée INVERSE.

La sélection de la séquence se fait par une entrée auxiliaire.

Dans les figures 6 et 7 vous trouvez le calcul des liaisons fonctionnelles pour les deux décades "DIRECT" et "INVERSE".

Dans les deux cas on voit (dans la séquence de comptage) que le premier flip-flop (Q_A) change d'état après chaque impulsion d'horloge d'où

$$J_A = K_A = 1$$

Pour déterminer les autres connexions, par exemple J_B et K_B , on regarde dans la colonne Q_B les séquences à faire et on détermine avec la table de vérité les tensions nécessaires sur J_B et K_B . Remarquons que pour plusieurs moments l'état de J ou de K est indifférent. Un moment d'indétermination est représenté par \emptyset (= don't care term).

Prenons un exemple : fig. 7 $J_B - K_D$

On voit que Q_B doit changer d'état ($0 \rightarrow 1$) quand la décade passe de 8 à 7. Q_B doit devenir 1 à t_{n+1} donc (table de vérité) J doit être 1 à t_n . Par contre l'état de K est indifférent :

si $K = 0$ Q devient 1
si $K = 1$ Q_{t_n} devient $\bar{Q}_{t_{n+1}}$ donc 0 devient 1.

Une fois les colonnes 1, 2, 3, 4, 5 et 6 ainsi déterminées, on peut traduire chaque colonne par une équation logique. En effet, chaque colonne présente une table de séquence qui peut être exprimé trois variables, c'est-à-dire

J_B et K_B peuvent être exprimés en terme de Q_A , Q_C et Q_D
 J_C et K_C en terme de Q_A , Q_B et Q_D
et J_D et K_D en terme de Q_A , Q_B et Q_C .

Pour trouver maintenant la fonction logique qui répond à une table de séquence on peut faire usage de la table de Karnaugh comme méthode de simplification des fonctions logiques ¹⁾.

Les tables de Karnaugh pour les différents J et K sont présentées sur les figures 6 et 7. Remarquons que les états " - " sont des états du compteur qui sont supposés être non-existants, du fait que la séquence du comptage s'arrête à dix et non pas à 16.

A partir de ces tables on peut obtenir les liaisons fonctionnelles pour les entrées J et K , en groupant les "1" (traits pointillés), ce qui est le principe même de la simplification par table de Karnaugh.

Une fois les liaisons trouvées, il ne reste plus qu'à faire la réalisation pratique (fig. 8).

Sur ce schéma nous voyons que trois entrées déterminent le fonctionnement de la décade reversible

- 1) l'horloge (clock)
- 2) l'entrée directe
- 3) l'entrée inverse.

Logiquement les deux derniers circuits ne sont en réalité qu'une information binaire, l'un étant l'inverse de l'autre.

La table de vérité donne la séquence :

Direct	Inverse	Séquence
1	0	croissante ou direct
0	1	décroissante ou inverse
1	1	fausse
0	0	fausse

Reste encore à déterminer les liaisons pour brancher les décades en échelles (fig. 10).

Dans une suite de décades pondérées 10^0 , 10^1 , 10^2 ... etc., nous avons besoin essentiellement de deux informations :

- 1) direct/inverse
- 2) l'horloge.

Les informations direct/inverse sont évidemment communes à toutes les décades. Quant à l'horloge, les décades de poids immédiatement supérieur doivent recevoir une horloge divisée par 10, ceci pour que chacune des décades soit technologiquement identique. Deux cas se présentent : direct et inverse. Dans les deux cas on peut profiter du fait que chaque décade possède déjà une horloge de sortie divisée par 10 par rapport à l'horloge d'entrée. Par simple coïncidence avec l'état 9 de la décade croissante et avec l'état 0 de la décade décroissante, on forme les horloges pour les décades à poids immédiatement supérieur.

La figure 9 donne la réalisation pratique telle qu'elle se présente sur le circuit imprimé PS-318A.

Sur la carte PS-318A on a également prévu la sortie des informations en impédance conditionnée par une adresse venant du STAR*.

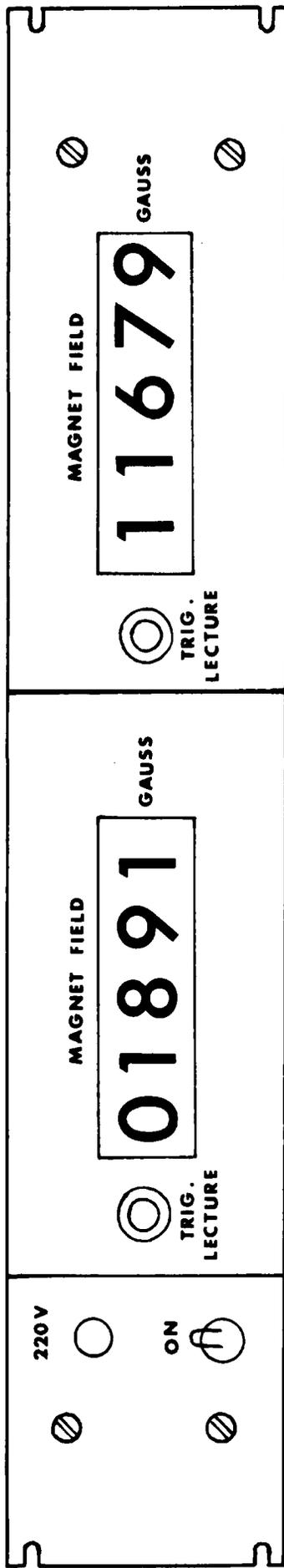
Je tiens à remercier Monsieur E. Asséo d'avoir bien voulu lire et corriger ce texte.

G. Daems

Référence

- 1) M. Karnaugh : The Map Method for Synthesis of Combinational Logic Circuits
Communications and Electronics, Nov. 1953, pp 539-548

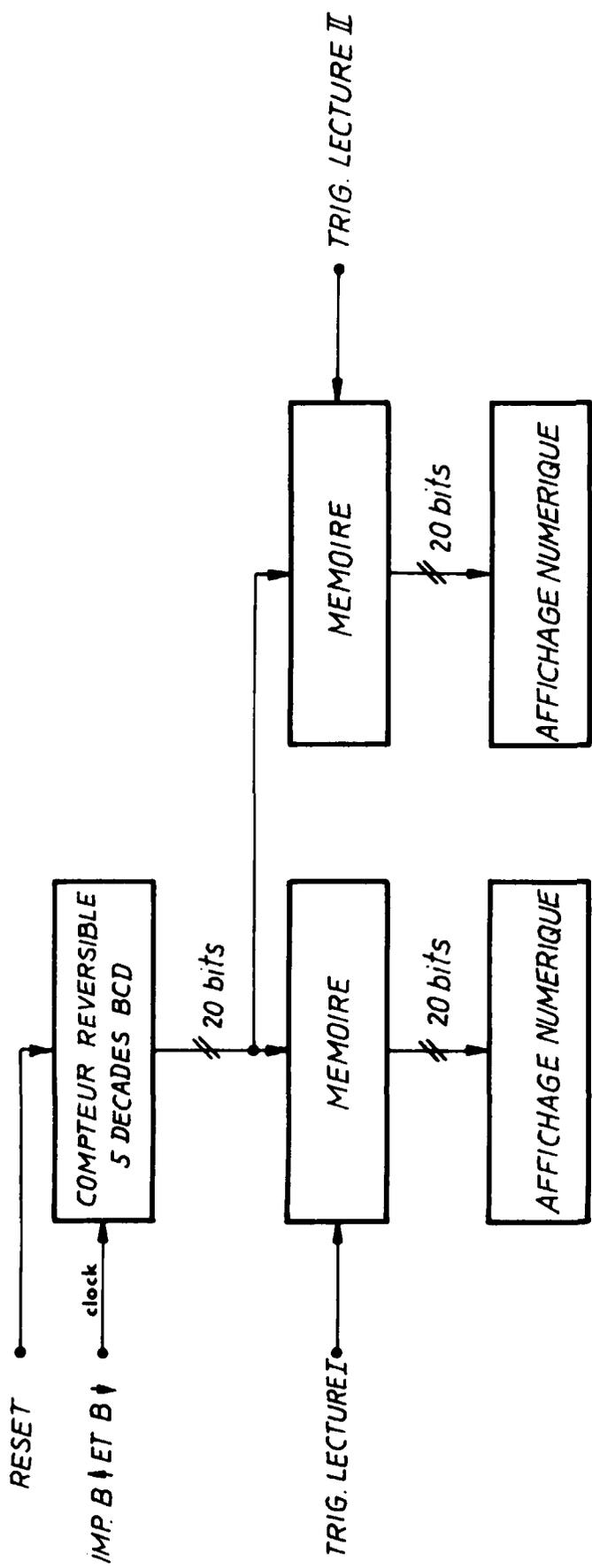
* STAR : Système de Transmission Adressé Rapide



DOUBLE LECTURE DU CHAMP

PANNEAU FRONTAL

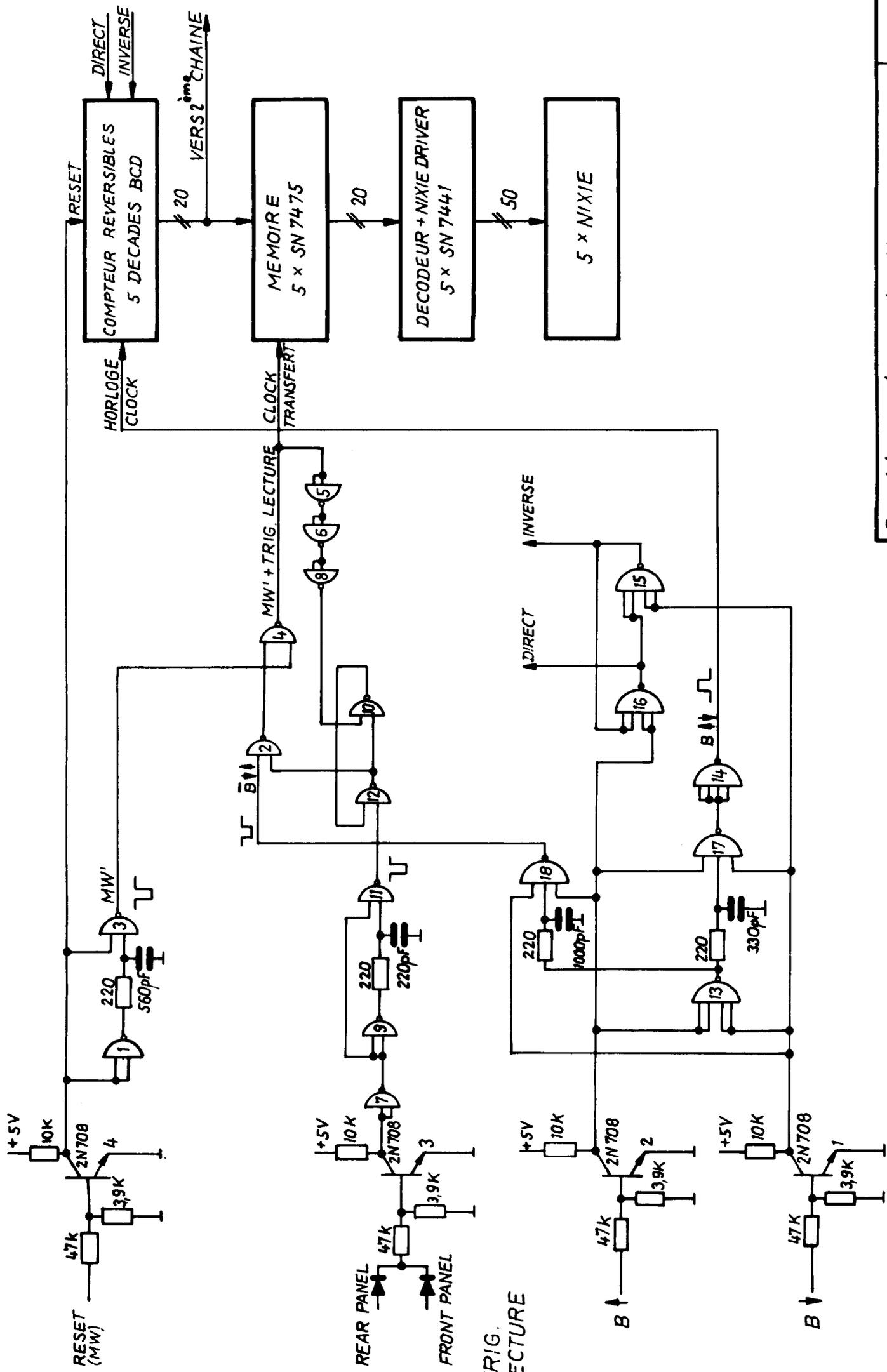
fig.1



Double Lecture du Champ

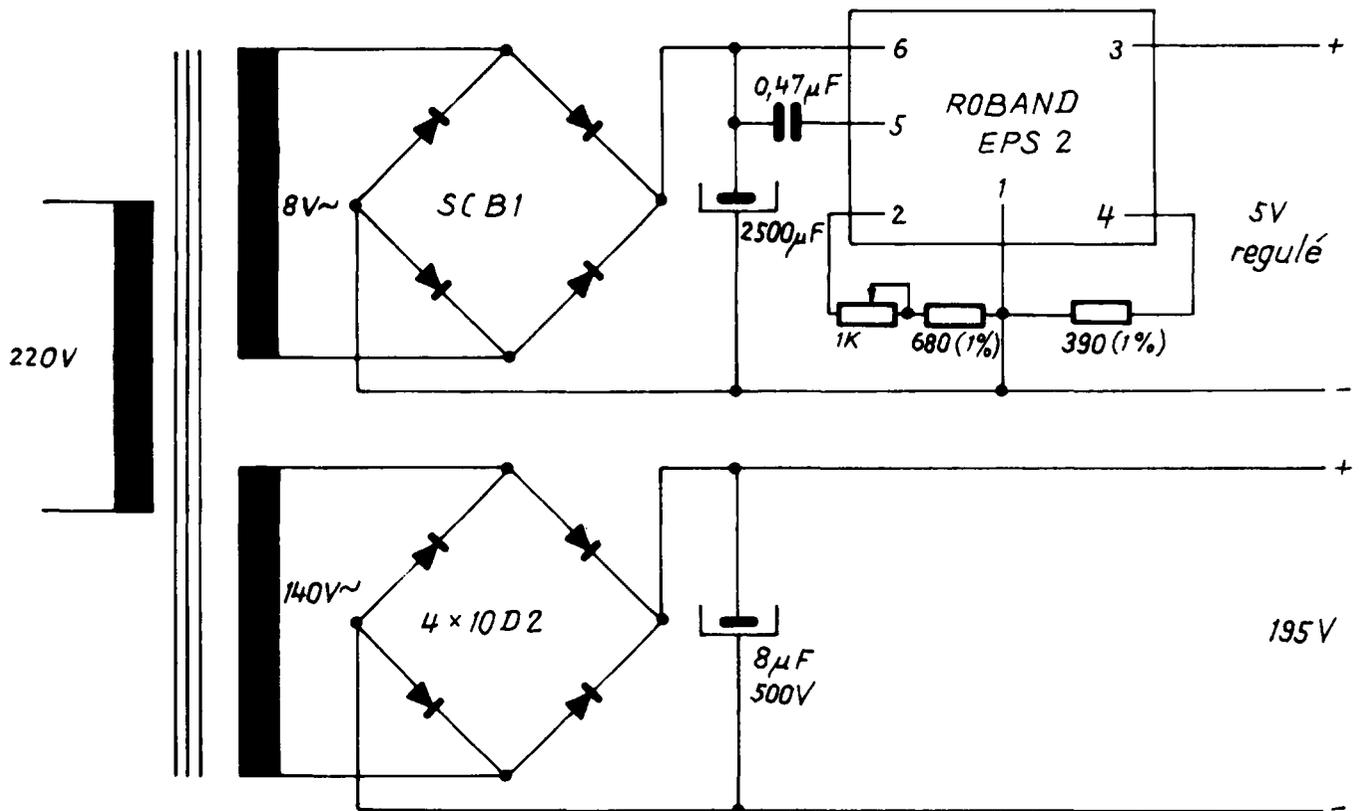
Principe

Fig. 2



Double Lecture du Champ
Circuit Diagram

Fig. 3



Q_D	Q_C	Q_B	Q_A	1	2	3	4	5	6
0	0	0	0	0	ϕ	0	ϕ	0	ϕ
1	0	0	1	1	ϕ	0	ϕ	0	ϕ
2	0	1	0	ϕ	0	1	ϕ	0	ϕ
3	0	1	1	ϕ	1	ϕ	0	0	ϕ
4	0	0	0	0	ϕ	ϕ	0	0	ϕ
5	0	1	0	1	ϕ	ϕ	0	0	ϕ
6	0	1	1	0	ϕ	ϕ	0	0	ϕ
7	0	1	1	1	ϕ	ϕ	1	ϕ	ϕ
8	1	0	0	0	0	0	ϕ	ϕ	0
9	1	0	1	0	0	0	0	ϕ	1
(1)0	0	0	0	0	0	0	0	0	0

sequence de comptage

J_B

Q_D	Q_C	Q_B	Q_A	00	01	11	10
00	0	0	0	0	0	0	0
01	1	1	0	0	1	0	0
11	ϕ	ϕ	0	0	ϕ	0	0
10	ϕ	ϕ	0	0	ϕ	0	0

K_B

Q_D	Q_C	Q_B	Q_A	00	01	11	10
00	ϕ	ϕ	0	ϕ	0	0	0
01	ϕ	ϕ	0	ϕ	0	0	0
11	1	1	0	0	0	0	0
10	0	0	0	0	0	0	0

J_C

Q_D	Q_C	Q_B	Q_A	00	01	11	10
00	0	ϕ	0	0	0	0	0
01	0	ϕ	0	0	0	0	0
11	1	ϕ	0	0	0	0	0
10	0	ϕ	0	0	0	0	0

K_C

Q_D	Q_C	Q_B	Q_A	00	01	11	10
00	ϕ	0	0	ϕ	0	0	0
01	ϕ	0	0	ϕ	0	0	0
11	ϕ	1	0	0	0	0	0
10	ϕ	0	0	0	0	0	0

J_D

Q_D	Q_C	Q_B	Q_A	00	01	11	10
00	0	0	0	0	0	0	0
01	0	0	0	0	0	0	0
11	0	1	0	0	0	0	0
10	0	0	0	0	0	0	0

K_D

Q_D	Q_C	Q_B	Q_A	00	01	11	10
00	ϕ	ϕ	0	ϕ	0	0	0
01	ϕ	ϕ	0	ϕ	0	0	0
11	ϕ	ϕ	0	ϕ	0	0	0
10	ϕ	ϕ	0	ϕ	0	0	0

Tables de Karnaugh

$J_B = Q_A \cdot \overline{Q_D}$ $J_C = Q_A \cdot Q_B$ $J_D = Q_A \cdot Q_B \cdot Q_C$
 $K_B = Q_A$ $K_C = Q_A \cdot Q_B$ $K_D = Q_A$

-- état supposé non existant

$\phi = 1 \text{ ou } 0$

Decade synchrone 1248 direct

Calcul des Liaisons fonctionnelles

Liaison fonctionnelles

fig.6

	8	4	2	1
Q_D	Q_C	Q_B	Q_A	
(1) 0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

sequence de comptage

J_B

Q_D Q_C	00	01	11	10
Q_B Q_A	0	1	0	0
0	0	0	0	1
1	0	0	0	0
1	0	0	0	0

Tables de Karnaugh

K_B

Q_D Q_C	00	01	11	10
Q_B Q_A	0	0	0	0
0	0	0	0	0
1	0	0	0	0
1	0	0	0	0

J_C

Q_D Q_C	00	01	11	10
Q_B Q_A	0	0	0	0
0	0	0	0	0
1	0	0	0	0
1	0	0	0	0

K_C

Q_D Q_C	00	01	11	10
Q_B Q_A	0	0	0	0
0	0	0	0	0
1	0	0	0	0
1	0	0	0	0

J_D

Q_D Q_C	00	01	11	10
Q_B Q_A	0	0	0	0
0	0	0	0	0
1	0	0	0	0
1	0	0	0	0

K_D

Q_D Q_C	00	01	11	10
Q_B Q_A	0	0	0	0
0	0	0	0	0
1	0	0	0	0
1	0	0	0	0

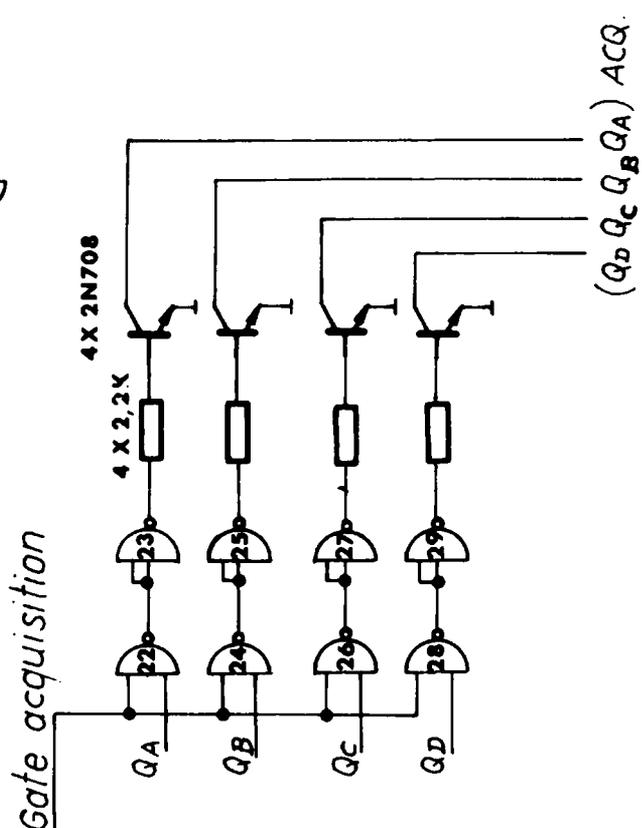
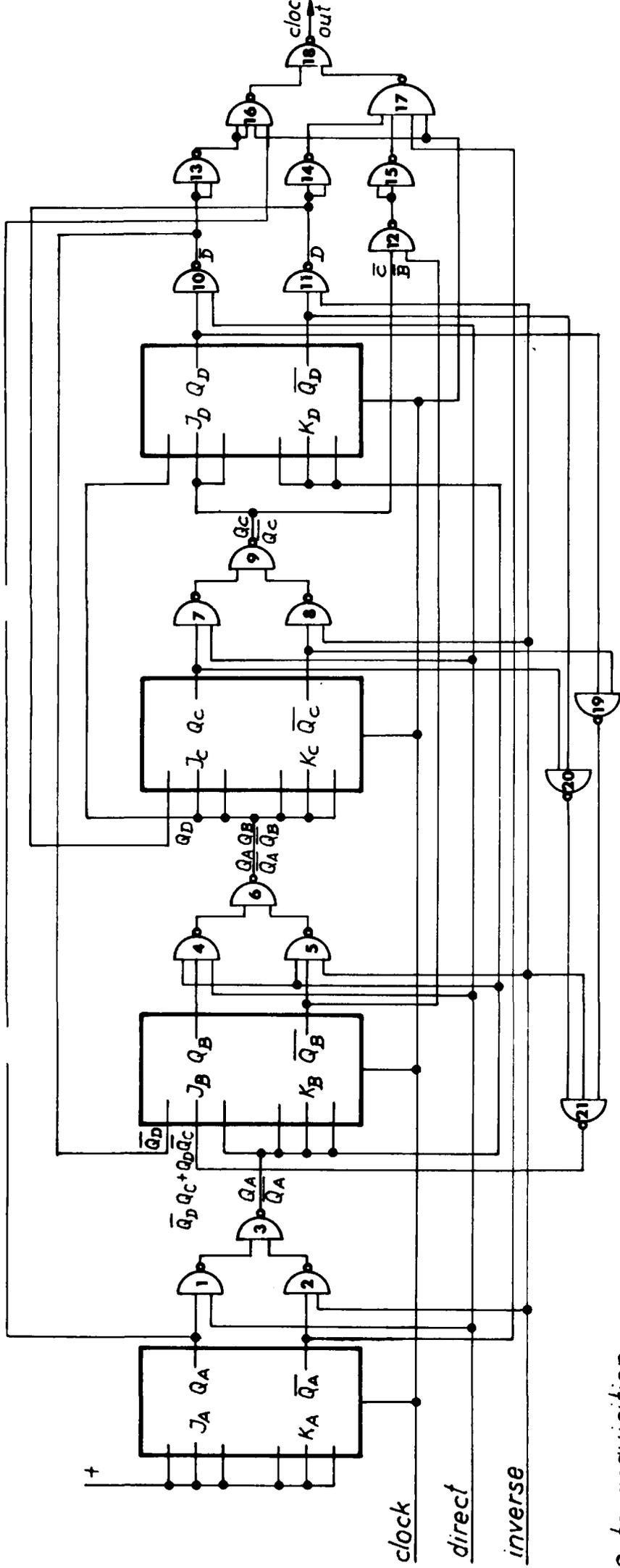
$$J_B = \overline{Q_A} \quad J_C = \overline{Q_A} \cdot \overline{Q_B} \cdot Q_D \quad J_D = \overline{Q_A} \cdot \overline{Q_B} \cdot \overline{Q_C}$$

$$K_B = Q_A \quad K_C = Q_A \cdot Q_B \quad K_D = Q_A$$

- = état supposé non existant
 $\phi = 1000$

Decade synchrone 1248 inverse
 Calcul des Liaisons fonctionnelles

Liaison fonctionnelles



Clock out

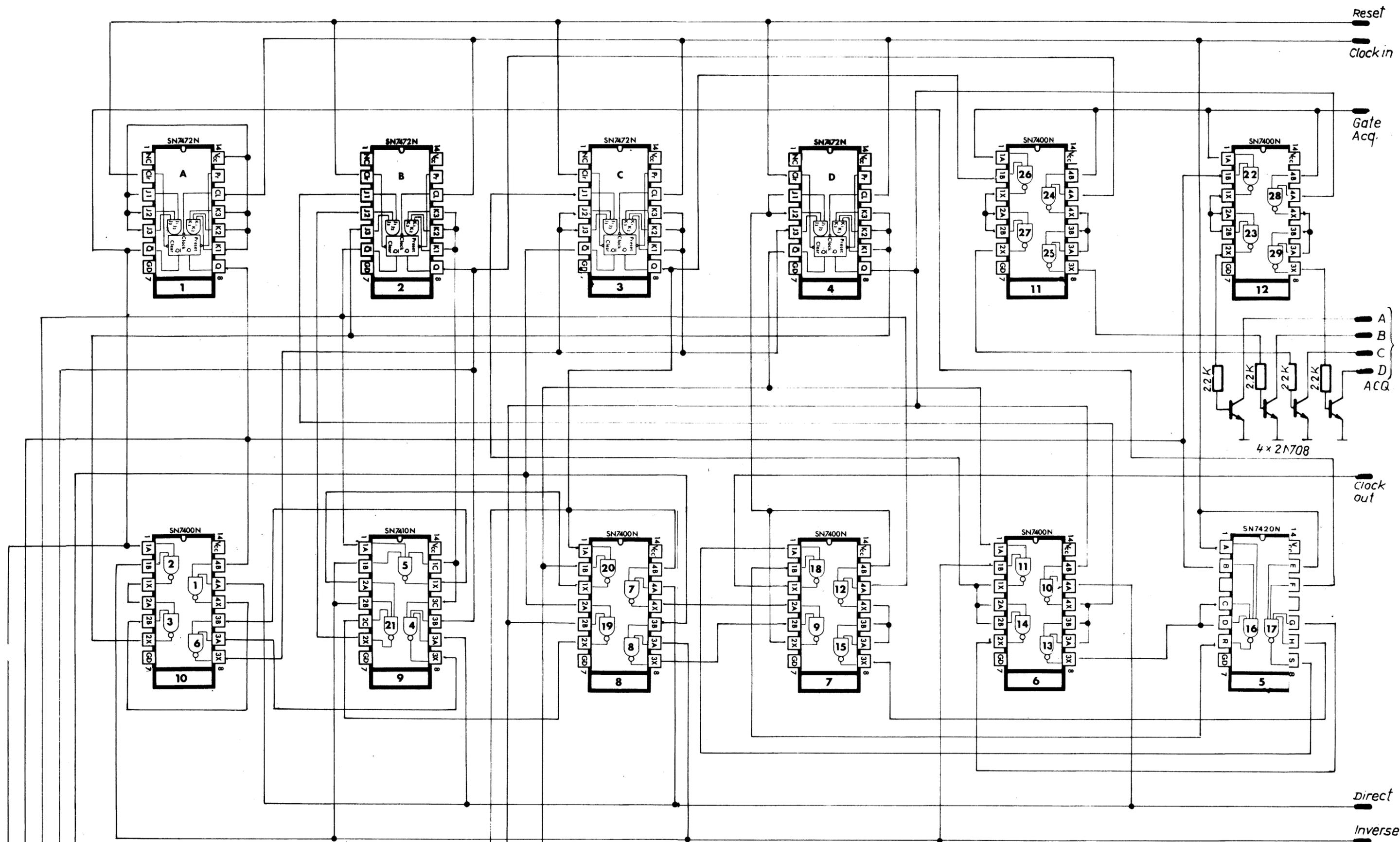
Direct: A.D. clock

Inverse: $\bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \bar{D}$ clock

Decade reversible (up-down) *synchronous* BCD 1248

Circuit Diagram - PS - 318 - A

fig. 8

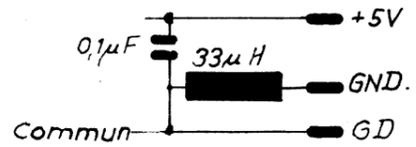


A A B B C C D D

Allocation des pins

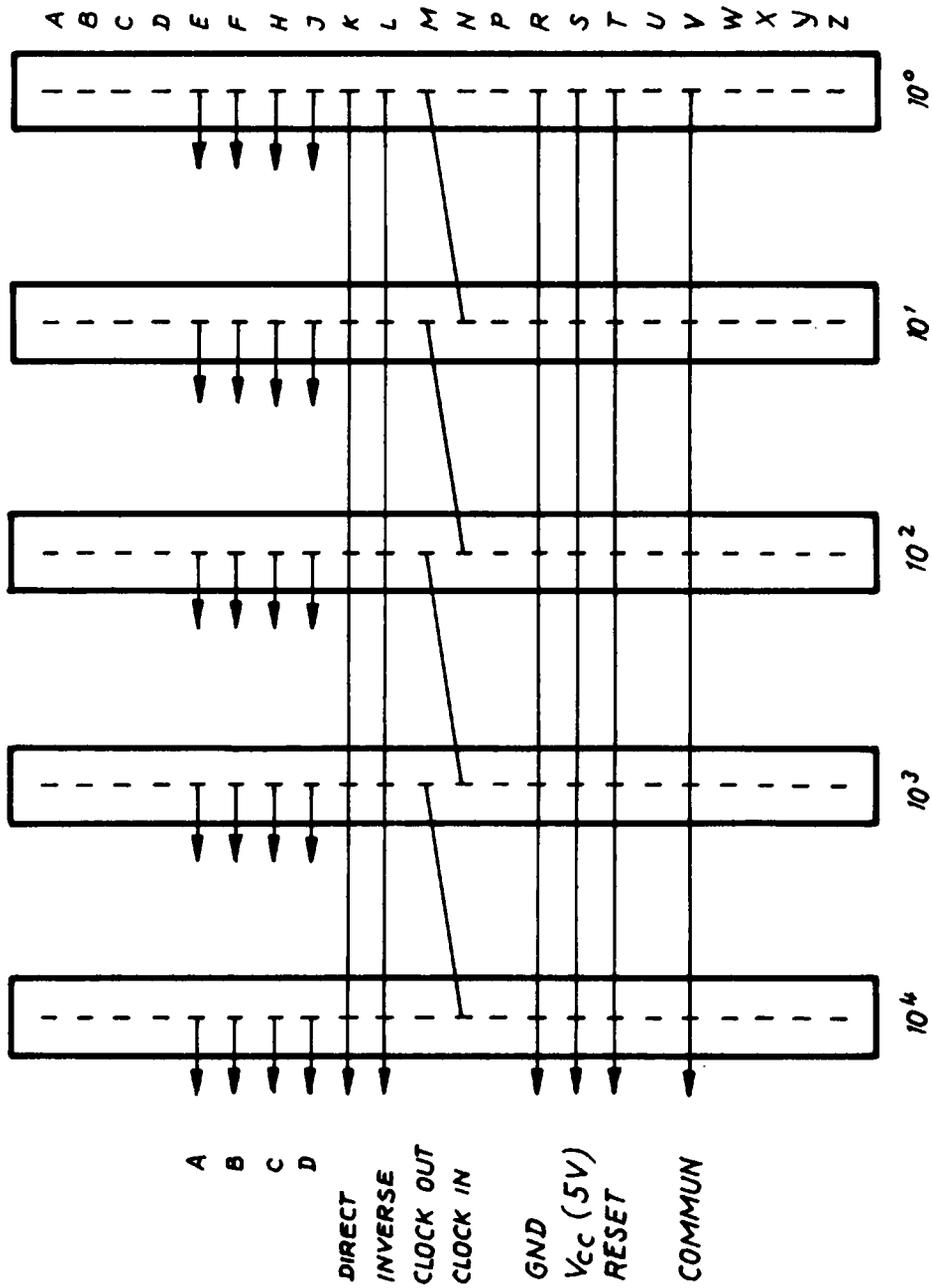
A	B	C	D	E	F	H	J	K	L	M	N	P	R	S	T	U	V	W	X	Y	Z
A	B	C	D	A	B	C	D	DIRECT	INVERSE	CLOCK OUT	CLOCK IN	ACQ IN	GND	Vcc	Reset	Commun	A	B	C	D	ACQUISITION

Les Liaisons de l'alimentation ne sont pas dessinées.



Decade reversible (up-down)
Log Diagram - PS-318-A

fig.9



Decades reversibles

*Montage en échelle des cartes decades
mode synchrone*

Fig.10