

PSB93#09
Conversion Booster
Présentation Interface RF Booster
25.05.93

Présents : M.Arruat, GP Benincasa, J.Boucheron, G.Cyvogt, G.Daems, C.Dehavay, F.di Maio, F.Giudici, W.Heinze, A.Pace, F.Pedersen, F.Perriollat, Ch.Serre, CIH.Sicard, E.Wildner.

cc:J.Boillot, JM.Bouche, J.Cuperus, I.Deloose, B.Frammery, N.de Metz-Noblat, R.Garoby, G.Gelato, M.Legras, H.Haseroth, KH.Kissler, P.Maesen, J.Philippe, R.Rausch, JP.Riunaud, G.Schneider, KH.Schindl, H.Schonauer.

Prochaine réunion:

PSB93#10
Mardi 1er Juin 1993
14h00 à 16h00
Salle 6/2.004

Agenda :

Layout DSC pour le Booster par Michel Arruat.

Agenda de la réunion PSB93#09 :

Présentation de l'interface RF Booster agréée par RF+BS (Jean Boucheron).

1. Introduction.

Cette réunion a été consacrée uniquement à la présentation par Jean Boucheron de l'interface RF Booster telle qu'agréée lors des discussions dans le Groupe RF et avec les BS (Booster Supervisors). Dans ce cadre, plusieurs points non encore réglés sont apparus dans l'interface Hardware/Software et aussi, pour le contrôle des cavités, entre le software spécifique (P.Maesen) et l'EM+RT (GP.Benincasa). D'autre part, pour tout ce qui concerne les acquisitions de fréquences, de signaux analogiques pour les BCA et BCD, il faut décider le nombre de points de mesure dans le cycle. Cette réunion sera donc suivie d'un certain nombre de discussions particulières sur ces sujets à éclaircir; ce compte rendu essaye de les faire apparaître; il serait nécessaire de régler ces points pour la fin du mois de Juin. Coté Contrôle Alberto Pace coordonnera ces activités, en collaboration avec Jean Boucheron coté RF et Elena Wildner coté Opération.

2. Présentation de l'interface RF Booster (JB).

Cette présentation fait suite aux discussions que Jean a eu au sein du Groupe RF (Haute et Basse Puissance) et avec les BS. Cela concerne la mesure des fréquences, le contrôle des cavités et le contrôle des BCA et BCD (Beam Control Analogique et Digital). La liste des paramètres à contrôler a été passée en revue (Annexe 1).

2.1 Acquisition des mesures de fréquence.

Dans les DSC, les mots digitaux représentant la valeur de la fréquence sont stockés tout au long du cycle d'accélération Booster dans des modules VME DPRAM (Dual Port RAM). Pour le BCD, les fréquences correspondant à un anneau sont stockées dans un DPRAM, et les mesures sont faites pour les 4 anneaux à la fois. Par contre pour le BCA, seule la mesure des fréquences d'un anneau est faite par cycle et stockée dans un seul module DPRAM; la sélection de cet anneau est faite par le contrôle d'un IOR sur un MPX 4/1.

JB, WH, AP **Peut-on prévoir une acquisition pour chacun des 4 anneaux, pour avoir un stockage des fréquences par anneau équivalent à celui des BCD (4 modules DPRAM) ?**

L'échantillonnage des mesures de fréquence est prévu tout au long du cycle Booster entre l'injection et l'éjection; une 1ere idée était de faire la mesure chaque milliseconde (environ 500 mesures entre WIO et WEJ). Elena et Karlheinz ne sont pas sûrs que cet intervalle (1 msec.) soit suffisant. Ils vont le discuter avec les BS.

EW, KHS, AP. **Quel est l'intervalle de mesure de fréquence demandé ?**

L'EM et la tâche RT "DPRAM" pourront être réalisées (CIHS) lorsque ces informations seront connues. Le fait d'avoir un module DPRAM par anneau présente l'avantage d'avoir un traitement software semblable pour le BCA et le BCD.

2.2 Contrôle des cavités C08 et C16.

Fait à partir d'un DSC en BOR comprenant des GFAS pour le contrôle des VRF. Le contrôle des actuations, l'acquisition des status et des interlocks sont fait à travers des modules G64. Chaque cavité est commandée depuis le DSC, via un bus 1553, par un ensemble de modules occupant la moitié d'un châssis G64 (Annexe2). Ces modules sont RTI, CPU, un DAC pour le GFAS (liaison par fibre optique), un IOR pour les actuations/status, deux IR pour l'acquisition des interlocks. Le contrôle du RF Dipôle est complété par un QADC pour des acquisitions supplémentaires, et un OR pour le contrôle du phase shifter. Le contrôle des cavités est en PPM: GFAS et RF enable/disable (remplace close/open loop drive).

Il y a eu ensuite une longue discussion au sujet des contrôles des différentes actuations (level 1, level 2) et des informations obtenues en retour (going to ..., transiet, etc. ...). Le but est d'obtenir une interface de contrôle simple à gérer au niveau utilisateur, tout en permettant aux spécialistes d'accéder aux informations détaillées (Alarmes, Interlocks, détails des fautes). Je n'essaie pas de résumer les échanges entre les différentes parties; le travail a été donné à une petite équipe !

AP, GPB, PM, JB, CD, FdM, GD **Protocole à mettre au point entre EM et software spécifique dans G64 pour présenter une interface de contrôle correcte pour les actions opérationnelles et pour les besoins des Alarmes/recherche de fautes**

L'EM et la tache RT pour le contrôle des cavités seront gardées aussi semblables que possible avec celles du Linac2 (RFLIN); elles sont sous la responsabilité de GP.Benincasa. La partie spécifique dans le CPU du G64 prendra en compte les spécificités de l'interface RF cavités du Booster; P.Maesen (RF) écrira ce software , avec l'aide de C.Dehavay (CO).

2.3 Contrôle des Beam Control (BCA et BCD).

Le DSC1, contrôlant le BCA, s'occupe également des paramètres communs aux BCA et BCD, en particulier des timings (GPPC dans un châssis CAMAC), de l'intervalomètre dans le CAMAC, des signaux analogiques, ainsi que des paramètres Loop, DC Voltage et F Ejection.

2.3.1 Beam Control Analogique (BCA).

Le contrôle du BCA (pour les protons) se trouve dans le DSC1 (avec les mesures de fréquence); si le projet LHC est accepté, le BCA proton sera remplacé par un BCD proton et le contrôle de ce nouveau BCD proton se fera par un DSC supplémentaire semblable au DSC2 (Annexe 5).

L'annexe 3 donne le schéma de contrôle du BCA proton; le PPM des boucles est fait par enable/disable des GPPC commandé par l'EM+RT PTIM. Un test local a été prévu, utilisable par action sur un sélecteur local seulement(acquisition faite).

Le contrôle de ce BCA se fera par les EM GFAS, PTIM, TSM, DIO et AIO associées à des taches RT. (+DPRAM pour la mesure des fréquences).

2.3.2 Beam Control Digital (BCD).

L'annexe 4 présente le schéma de contrôle du BCD ions. En complément des GFAS du DSC1 pour les Phase cavité et le steering, on trouve dans le DSC2 pour le BCD le contrôle du Rate Multiplier et un GFAD par anneau pour la correction de la Fréquence de Capture. Si le mot digital du GFAS était accessible, un GFAS serait suffisant.

JB, WH **Mise au point de l'utilisation d'un GFAS (avec accès du mot digital de la**
RM, AP **même façon que celui du GFAD) à la place d'un GFAD.**

Le contrôle de ce BCD se fera par les EM+RT GFAD (si possible GFAS) et DIO. (avec également DPRAM pour la mesure des fréquences).

2.4 Signaux analogiques.

L'acquisition des 16 signaux analogiques est prévu par l'intermédiaire d'un ADC VME 32 canaux avec Mémoire Tampon associée. Les acquisitions sur chacun des 16 signaux se ferait chaque milliseconde entre WIO et WEJ (env. 500 msec.). L'EM AIO (+ la tache RT) permettra la mise à disposition de ces valeurs.

2.5 Remarque générale.

Les modules VME ADC 32 canaux+Buffer memory, DAC 24 canaux et DPRAM doivent être choisis aussi rapidement que possible pour que l'interface spécifique RF puisse être adaptée à ces modules. **Action : W.Heinze.**

5. Conclusion.

Cette présentation a généré un certain nombre de points à régler; ils ont été notés au fur et à mesure du compte rendu. Les schémas attachés en annexe peuvent encore être légèrement modifiés en fonction du résultat des discussions. **Pendant le mois de Juin, Alberto Pace coordonnera ces discussions et s'assurera que les décisions sont prises avant la fin Juin.** Ces points principaux sont résumés ici :

- Stockage des valeurs de fréquence d'un anneau par DPRAM pour BCA aussi.
- Intervalle de mesure de fréquences demandé (1 msec ?)
- Protocole entre EM+RT et soft spécifique G64 pour cavité.
- Utilisation d'un GFAS à la place d'un GFAD pour BCD
- Définition des modules VME (et G64) à utiliser (aussi rapidement que possible)

Prochaine réunion:

**PSB93#10
Mardi 1er Juin 1993
14h00 à 16h00
Salle 6/2.004**

Agenda :

Layout DSC pour le Booster par Michel Arruat.

Annexes :

1. Liste des paramètres RF
2. Contrôle des cavités
3. BCA
4. BCD
5. Layout DSC BC RF.

ANNEXE 1

1. COMMON PARAMETERS.

1.1 GFAS

Nom	Utilisation	Ancien nom
4 x AFGC08VRF	V _{RF} cavités C08	AFGVRF
4 x AFGC16VRF	V _{RF} cavités C16	AFGC16RATIO
4 x AFGC16PH	Phase cavités C16	
4 x AFGRPO	Steerings	

1.2 Tensions DC

Nom	Utilisation
4 x BCRFINJ	Fréquence d'injection
4 x BCRFINT	Fréquence intermédiaire
4 x BCPOFF	Phase offset
4 x BCPHINT	Phase intermédiaire
4 x BCPSOFF	Phase synchro offset

1.3 Timings

Nom	Utilisation	Ancien nom
4 x SRN	Start Radial Normalizer	STF = Start Tunable Filter
4 x SPH	Start Phase Loop	
4 x SVRF	Start Voltage RF	
4 x SRL	Start Radial Loop	
1 x SPHE	Start Phase Equalization	
1 x SFBL	Start Feedback Longitudinal	
1 x EFBL	End Feedback Longitudinal	
1 x SFBLQ	Start Feedb. Long. Quad.	
1 x EFBLQ	End Feedb. Long. Quad.	

1.4 Mots digitaux.

Commun pour les 4 anneaux: 1 mot digital de 23 bits + strobe (Contrôle du DDS f_{ej}).

N.B. Etudier la compatibilité de l'entrée digitale du DDS avec le module VME Digital I/O.

L'acquisition du status Local/Remote par plug-in devra être conservée.

2. INTERFACES "BEAM CONTROL" DIGITAUX.

Mêmes paramètres que pour les "Beam Control" Analogues

En supplément par anneau:

- 1 GFAD pour la correction de la fréquence de capture.
- 1 mot digital pour le contrôle du Q/M dans le Rate Multiplier.
- les impulsions de contrôle spécifiques aux nouveaux modules (D.F.P., D.A.U., D.L.P.)

N.B. Le contrôle digital du nombre harmonique h dans le D.A.U ne sera pas implémenté immédiatement.

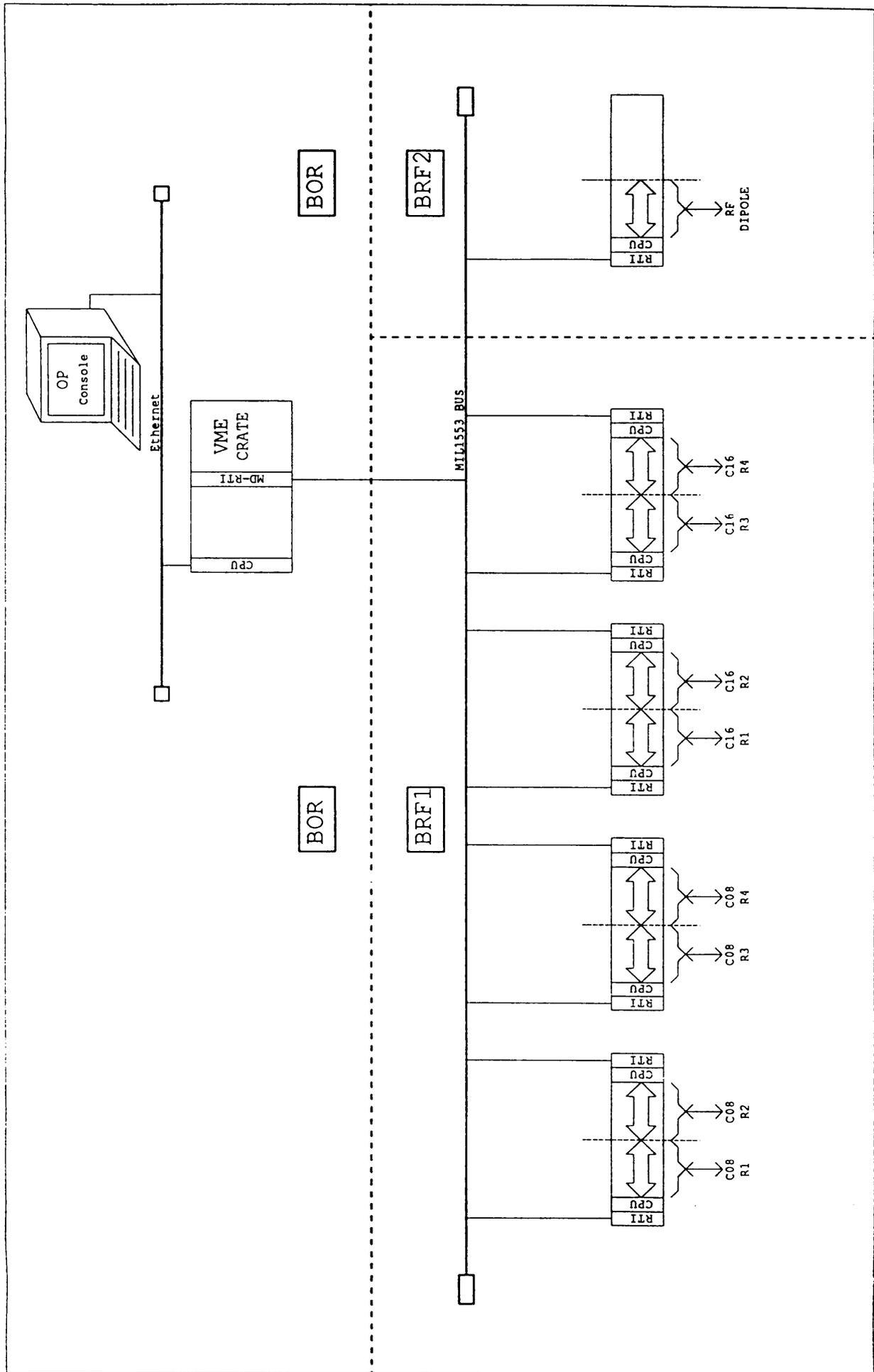
3 ACQUISITIONS.

Acquisitions analogues: *1 acquisition par msec.*

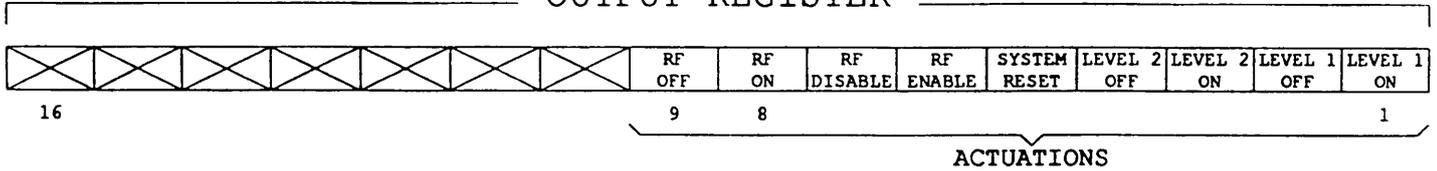
- 4 x RF Gap 1ère harmonique
- 4 x RF Gap 2ème harmonique
- 4 x Position Radiale
- 4 x Phase entre 1ère et 2ème harmonique.

Fréquences RF: 1 acquisition par ms.

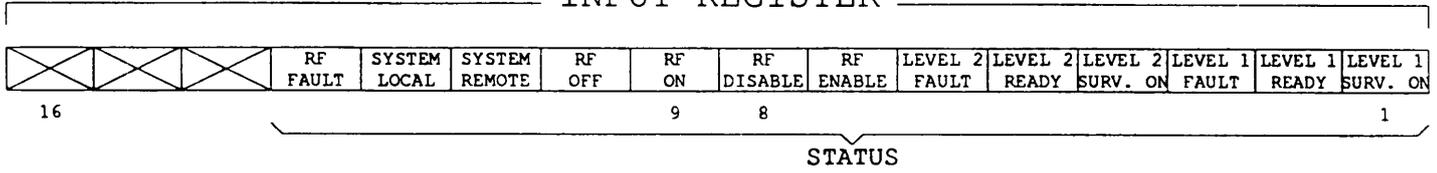
- Beam Control Analog = 1 canal de mesure multiplexé pour les 4 anneaux
- Beam Control Digital = 4 canaux de mesure (1 par anneau).



OUTPUT REGISTER



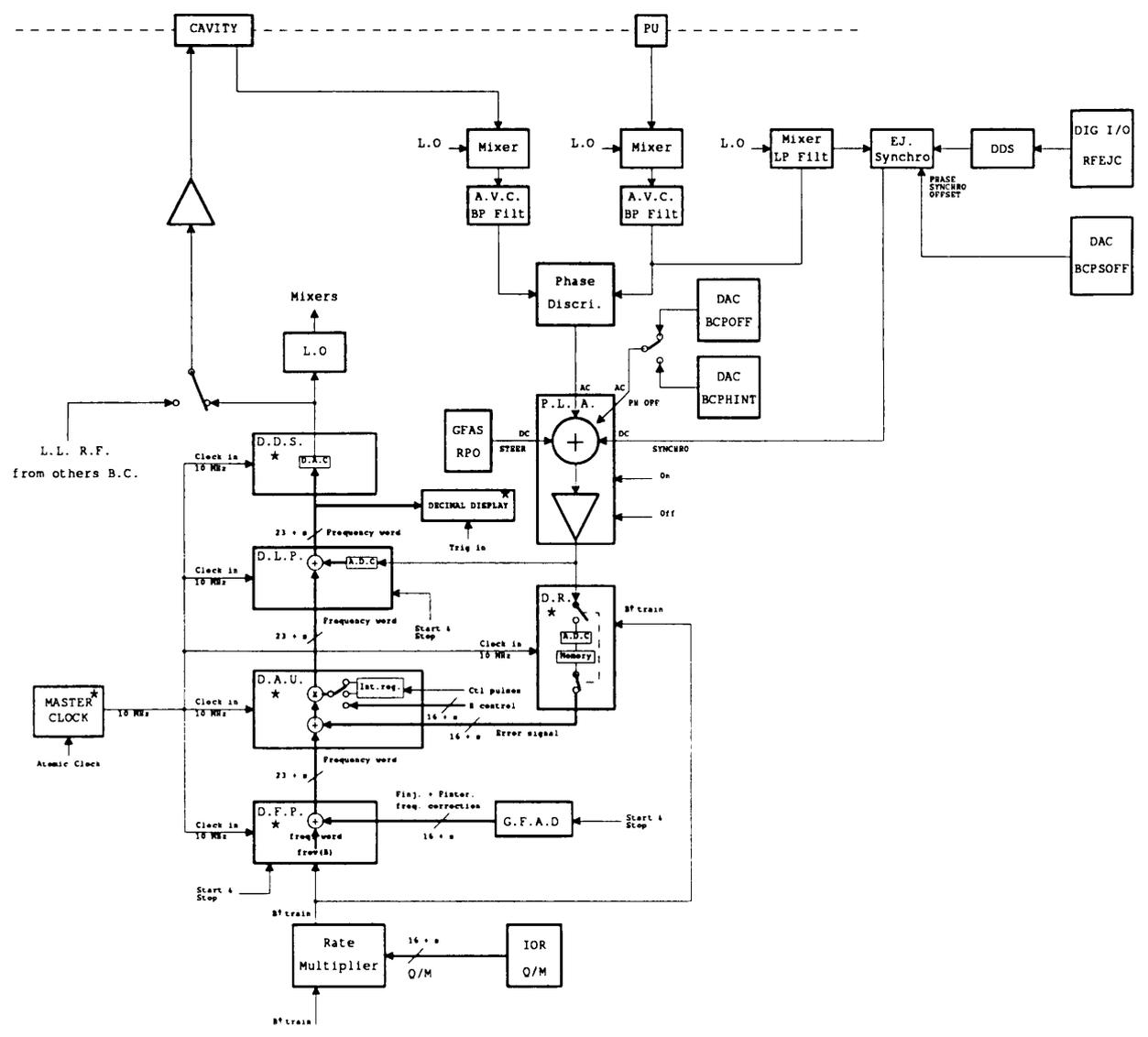
INPUT REGISTER



STATUS LEVEL 1(2) THRU TABLE

BIT	LEVEL 1(2) OFF	TURNING ON	LEVEL 1(2) ON	LEVEL 1(2) FAULT
SURVEY ON	0	1	1	0
LEVEL 1(2) READY	0	0	1	0
LEVEL 1(2) FAULT	0	0	0	1

PROPOSED BITS ASSIGNEMENT FOR INPUT OUTPUT REGISTER



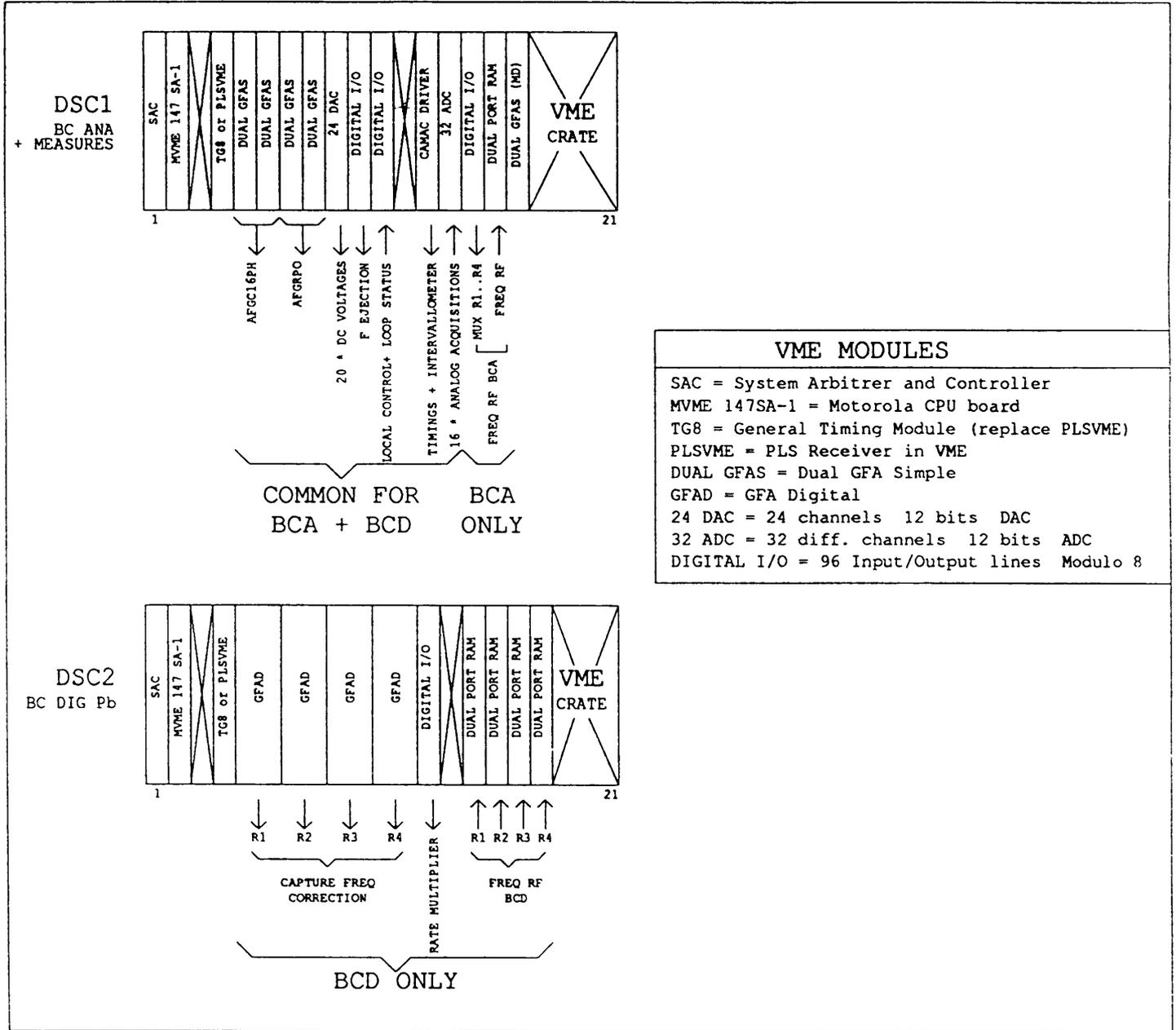
LEGEND: * = New Module

- G.F.A.D. = Generateur de Fonctions Analogique et Digital
- D.F.P. = Digital Freq. Program
- D.A.U. = Digital Arithmetic Unit
- D.L.P. = Digital Loop Processor
- D.D.S. = Direct Digital Synthesizer
- D.R. = Digitizing Recorder
- P.L.A. = Phase Loop Amplifier

FILE: PSBBCD1	RESP:	00-00	00-00-00
	DESI: J. BOUCHERON	00-00	24-05-93
	DRAM: J. BOUCHERON	00-00	24-05-93
	MODA:		
	MODB:		
	MODC:		
PSB BEAM CONTROL DIGITAL FOR LEAD ION			
CERN-PS	PS/RF-LL PSBBCD1	3	---

DRAFT

25.05.93 / JB



PSB Control Beam Controls Interfaces

J. Boucheron
 MOD1: 10-05-93 01-04-93